

SIEMENS

SIMATIC S5

S5-135U/155U
CPU 922/CPU928/CPU 928B/CPU 948

Tabellenheft

Bestell-Nr.
6ES5 997-3UA12, A03

Diese Druckschrift ist urheberrechtlich geschützt. Weitergabe sowie Vervielfältigung dieser Unterlage, Verwertung und Mitteilung ihres Inhalts nicht gestattet, soweit nicht ausdrücklich zugestanden. Dies gilt auch für Übersetzungen in andere Sprachen. Zuwiderhandlungen verpflichten zu Schadensersatz. Alle Rechte vorbehalten, insbesondere für den Fall der Patentierung oder GM-Eintragung.

Technische Änderungen vorbehalten.

Copyright © Siemens AG 1993 All Rights Reserved _____

Bestell-Nr.: 6ES5 997-3UA12

Bestellung an: Elektronikwerk Karlsruhe

Printed in the Federal Republic of Germany

Inhaltsverzeichnis

	Seite
Erläuterungen zur Operationsliste	1
Erläuterung der Operanden	3
Erläuterung der Formaloperanden (Bausteinparameter)	7
Grundoperationsvorrat	10
Verknüpfungsoperationen/binär	10
Speicheroperationen/binär	16
Ladeoperationen	20
Transferoperationen	28
Zeitoperationen	34
Zähloperationen	36
Arithmetische Operationen	38
Vergleichsoperationen	42
Bausteinaufruf-Operationen	48
Bausteinrücksprung-Operationen	52
Null-Operationen	54
Stopp-Operation	54
Bildaufbau-Operationen	54
Ergänzende Operationen	56
Verknüpfungsoperationen/binär	56
Verknüpfungsoperationen/digital	56
Bittestoperationen	58
Speicher- und Setzoperationen	62
Zeit- und Zähloperationen	66
Lade- und Transferoperationen	70
Umwandlungsoperationen	74
Schiebe- und Rotieroperationen	76
Sprungoperationen	78
Sonstige Operationen	80

Systemoperationen	86
Lade- und Transferoperationen	86
Arithmetische Operationen	94
Sprungoperation	96
Sonstige Operationen	96
Setzoperationen	100
Register-Register-Transferoperationen	102
Lade-, Transfer- und Rechenoperationen mit dem Basisadreßregister	102
Zugriffe auf den lokalen, wortweise organisierten Speicher	106
Belegzelle testen und setzen (Globalbereich)	106
Zugriffe auf den globalen, byteweise organisierten Speicher	108
Zugriffe auf den globalen, wortweise organisierten Speicher	110
Kachel aufschlagen	110
Belegzelle testen und setzen (Kachelbereich)	110
Zugriffe auf byteweise organisierte Kacheln	112
Zugriffe auf wortweise organisierte Kacheln	114
Hexadezimale Auflistung des Maschinencodes	116
Alphabetisches Verzeichnis der Operationen (mit Maschinencode)	131
Erläuterung der Ergebnisanzeigen	144
Liste der Organisationsbausteine	146
Organisationsbausteine für die Programm- bearbeitung	146
Organisationsbausteine für das Anlaufverhalten	148
Organisationsbausteine für Fehlerreaktionen bei CPU 922/928/928B	150
Organisationsbausteine für Fehlerreaktionen bei CPU 948	154
Sonderfunktions-Organisationsbausteine	156

Erläuterungen zur Operationsliste

Abkürzungen	Erklärungen
Anzeigen ANZ 0/ANZ 1	Ergebnisanzeige 0/1 (siehe S. 142, 143)
OV	Überlauf-Anzeige (Overflow). Diese Anzeige wird gesetzt, wenn z. B. bei arithmetischen Operationen der Zahlenbereich überschritten wird.
OS	Überlauf-Anzeige (Overflow speichernd); wird gesetzt, wenn mindestens eine arithmetische Operation zu einem Überlauf führt (dient zur Erkennung von Arithmetik-Fehlern).
J	Die Anzeige wird abhängig von der Anweisung gesetzt oder gelöscht.
1	Die Anzeige wird gesetzt.
0	Die Anzeige wird gelöscht.
N	Die Anzeige wird nicht beeinflußt (s. Erläuterung der Ergebnisanzeigen).
AKKU 1 AKKU 2 AKKU 3 AKKU 4	Die vier 32-bit-breiten Akkumulatoren
AKKU-1-L AKKU-2-L AKKU-3-L AKKU-4-L	Das niederwertige Wort der vier 32-bit-Akkumulatoren
AKKU-1-H AKKU-2-H AKKU-3-H AKKU-4-H	Das höherwertige Wort der vier 32-bit-Akkumulatoren
AWL	STEP-5-Darstellungsart Anweisungsliste
Formaloperand	Symbolischer Name mit max. 4 Zeichen, das erste Zeichen muß ein Buchstabe sein (siehe S. 7ff).

Abkürzungen	Erklärungen
PA	Prozeßabbild-Speicherbereich für Daten, die von der Peripherie gelesen bzw. zur Peripherie transferiert werden. Das Abbild der Peripherie wird während eines Programmzyklus hier gehalten und vor Beginn des nächsten Zyklus aktualisiert. Binäre Verknüpfungs- und Speicheroperationen arbeiten nur mit dem PA.
PAE/PAA	Prozeßabbild der Eingänge/Ausgänge
VKE	binäres Verknüpfungsergebnis (1 bit)
VKE-abhängiger Operationsablauf	VKE-bedingte Operationsausführung
J	Anweisung wird nur ausgeführt, wenn das VKE = 1 ist.
J ↑	Die Anweisung wird nur nach einem Wechsel des VKEs von "0" nach "1" ausgeführt (positive Flanke).
J ↓	Die Anweisung wird nur nach einem Wechsel des VKEs von "1" nach "0" ausgeführt (negative Flanke).
N	Die Anweisung wird immer ausgeführt.
VKE-beeinflussend	Befehl beeinflusst das VKE
J	VKE wird auf "1" oder "0" gesetzt. Wie das neue VKE gebildet wird, ist der Funktionsbeschreibung der jeweiligen Operation zu entnehmen.
1	VKE wird gleich "1" gesetzt.
N	VKE wird nicht verändert
VKE-begrenzend	J
	Eine Weiterverknüpfung des VKE ist nicht mehr möglich. Folgt auf eine VKE-begrenzende Anweisung eine binäre Verknüpfungsoperation, so wird das VKE neu aufgebaut.
	N
	Das VKE kann weiter verknüpft werden.

Erläuterung der Operanden

Abk.	Erklärung	Zulässiger Wertebereich für Operanden		Größe in bit
		CPU	Bereich	
A	Ausgang (im PAA)	alle	0.0 bis 127.7	1
AB	Ausgangsbyte (im PAA)	alle	0 bis 127	8
AD	Ausgangsdoppelwort (im PAA)	alle	0 bis 124	32
AW	Ausgangswort (im PAA)	alle	0 bis 126	16
BA	Bereich Anschaltung	alle	0 bis 255	16
BB	Erweiterter Bereich Anschaltung	alle	0 bis 255	16
BF	Byte-Konstante (Festpunkt)	alle	-128 bis +127	8
BS	Bereich Systemdaten	alle	0 bis 255	16
BT	Erweiterter Bereich Systemdaten	alle	0 bis 255	16
D	Datenbit	alle	0.0 bis 255.15	1
DB	Datenbaustein	922/ 928/ 928B 948	3 bis 255 2 bis 255	-
DD	Datendoppelwort	alle	0 bis 254	32
DH	Doppelwortkonstante (hexadezimal)	alle ¹⁾	0 bis FFFF FFFF	32
DL	Datenwort (linkes Byte)	alle	0 bis 255	8
DR	Datenwort (rechtes Byte)	alle	0 bis 255	8
DW	Datenwort (in einem DB oder DX)	alle	0 bis 255	16

¹⁾ CPU 922 ab Ausgabestand 09

Abk.	Erklärung	Zulässiger Wertebereich für Operanden		Größe in bit
		CPU	Bereich	
DX	Datenbaustein (Erweiterung)	922/928	1 bis 255	-
		928B/948	3 bis 255	
E	Eingang (im PAE)	alle	0.0 bis 127.7	1
EB	Eingangsbyte (im PAE)	alle	0 bis 127	8
ED	Eingangsdoppelwort (im PAE)	alle	0 bis 124	32
EW	Eingangswort (im PAE)	alle	0 bis 126	16
FB	Funktionsbaustein	alle	0 bis 255	-
FX	Funktionsbaustein (Erweiterung)	alle	0 bis 255	-
KB	Konstante (1 Byte)	alle	0 bis 255	8
KC	Konstante (2 Zeichen)	alle	ASCII-Zeichensatz	16
KF	Konstante (Festpunktzahl)	alle	-32768 bis +32767	16
KG	Konstante (Gleitpunktzahl)	alle	$\pm 0,1701412 \cdot 10^{39}$ bis $\pm 0,1469368 \cdot 10^{-38}$	32
KH	Konstante (Hexadezimalzahl)	alle	0 bis FFFF	16
KM	Konstante (2-byte-Bitmuster)	alle	beliebiges Bitmuster	16
KT	Konstante (Zeitwert)	alle	0.0 bis 999.3	16
KY	Konstante (2 Bytes)	alle	0 bis 255 (je Byte)	16
KZ	Konstante (Zählwert)	alle	0 bis 999	16
M	Merker	alle	0.0 bis 255.7	1

Abk.	Erklärung	Zulässiger Wertebereich für Operanden		Größe in bit
		CPU	Bereich	
MB	Merkerbyte	alle	0 bis 255	8
MD	Merkerdoppelwort	alle	0 bis 252	32
MW	Merkerwort	alle	0 bis 254	16
OB	Organisationsbaustein	alle	1 bis 39	-
OB	Sonderfunktions-Organisationsbaustein	922/ 928/ 928B	110 bis 255	-
		948	121 bis 255	
PB	Programmbaustein	alle	0 bis 255	
PW	Peripheriewort: - Digital-Eingaben (ohne Nachführung des PAE) - Analog-Eingaben/Digital-Eingaben (kein PAE vorhanden) - Digital-Ausgaben (mit Nachführung des PAA) - Analog-Ausgaben/Digital-Ausgaben (kein PAA vorhanden)	alle	0 bis 126 128 bis 254 0 bis 126 128 bis 254	16
PY	Peripheriebyte der - Digital-Eingaben (ohne Nachführung des PAE) - Analog-Eingaben/Digital-Eingaben (kein PAE vorhanden) - Digital-Ausgaben (mit Nachführung des PAA) - Analog-Ausgaben/Digital-Ausgaben (kein PAA vorhanden)	alle	0 bis 127 128 bis 255 0 bis 127 128 bis 255	8
QB	Byte der erweiterten Peripherie (kein PAE/PAA vorhanden)	alle	0 bis 255	8

Abk.	Erklärung	Zulässiger Wertebereich für Operanden		Größe in bit
		CPU	Bereich	
QW	Wort der erweiterten Peripherie (kein PAE/PAA vorhanden)	alle	0 bis 254	16
S	Merker, Erweiterung (S-Merker)	922 928 928B 948	nicht vorhd. nicht vorhd. 0.0 bis 1023.7 0.0 bis 4095.7	1
SB	Schrittbaustein	alle	0 bis 255	-
SD	Merkerdoppelwort, Erweiterung (S-Merkerdoppelwort)	922 928 928B 948	nicht vorhd. nicht vorhd. 0 bis 1020 0 bis 4092	32
SW	Merkerwort, Erweiterung (S-Merkerwort)	922 928 928B 948	nicht vorhd. nicht vorhd. 0 bis 1022 0 bis 4094	16
SY	Merkerbyte, Erweiterung (S-Merkerbyte)	922 928 928B 948	nicht vorhd. nicht vorhd. 0 bis 1023 0 bis 4095	8
T	Zeit	alle	0 bis 255	-
Z	Zähler	alle	0 bis 255	-

Erläuterung der Formaloperanden (Bausteinparameter)

Pro FB/FX können maximal 126 verschiedene Formaloperanden (Nr. 1 bis Nr. 126) programmiert werden.

Parameterart	Parametertyp	Zulässige Aktualoperanden
E, A	BI für einen Operanden mit Bitadresse	E, A, M
	BY für einen Operanden mit Byteadresse	EB, AB, MB, DL, DR, PY, QB
	W für einen Operanden mit Wortadresse	EW, AW, MW, DW, PW, QW
	D für einen Operanden mit Doppelwortadresse	ED, AD, MD, DD
D	KM für ein Binärmuster (16 Stellen)	Konstanten
	KY für zwei byteweise abgelegte Beträge im Bereich von jeweils 0 bis 255	
	KH für ein vierstelliges Hexadezimalmuster	
	KC für ein Zeichen (max. 2 alphanum. Zeichen)	
	KT für einen Zeitwert im BCD-Code mit Zeitraster 0.0 bis 999.3	
	KZ für einen Zählwert im BCD-Code von 0 bis 999	
	KF für eine Festpunktzahl -32768 bis +32767	
	KG für eine Gleitpunktzahl $\pm 0,1701412 \cdot 10^{39}$ bis $\pm 0,1469368 \cdot 10^{-38}$	

Parameterart	Parametertyp	Zulässige Aktualoperanden
B	Keine Typangabe zulässig	DB Datenbausteine: ausgeführt wird die Operation A DB
		FB Funktionsbausteine (nur ohne Parameter zulässig) werden unbedingt aufgerufen: SPA FB
		OB Organisationsbausteine werden unbedingt aufgerufen: SPA OB
		PB Programmbausteine werden unbedingt aufgerufen: SPA PB
		SB Schrittbausteine werden unbedingt aufgerufen: SPA SB
T	Keine Typangabe zulässig	T
Z	Keine Typangabe zulässig	Z

L e e r s e i t e

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Opera- tion AWL	Operanden	Beeinflusst werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung	
		A	A	O	O	1	2	3	☒ = Operation CPU nicht		ist mit dieser möglich			
		N Z 1	N Z 0	V	S	1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948		
Verknüpfungsoperationen/binär														
<p>Alle Verknüpfungsoperationen (VKO) bilden ein Verknüpfungsergebnis (VKE-neu). Die erste VKO einer Verknüpfungskette bildet das VKE-neu aus dem abgefragten Signalzustand. Die nun folgenden VKOs bilden das VKE-neu aus dem abgefragten Signalzustand und dem VKE-alt. Die Verknüpfungskette wird durch eine Operation abgeschlossen, die das VKE begrenzt (z. B. Speicheroperation).</p>														
U	E	0.0 bis 127.7	N	N	N	N	N	J	N	20-25	0,9	0,57	0,18	UND-Verknüpfung: Abfrage eines Eingangs auf Signalzustand "1"
U	A	0.0 bis 127.7	N	N	N	N	N	J	N	20-25	0,9	0,57	0,18	UND-Verknüpfung: Abfrage eines Ausgangs auf Signalzustand "1"
U	M	0.0 bis 255.7	N	N	N	N	N	J	N	20-25	0,9	0,57	0,18	UND-Verknüpfung: Abfrage eines Merkers auf Signalzustand "1"
U	S	0.0 bis 1023.7	N	N	N	N	N	J	N	☒	☒	3,7	☒	UND-Verknüpfung: Abfrage eines S-Merkers auf Signalzustand "1"
	S	0.0 bis 4095.7	N	N	N	N	N	J	N	☒	☒	☒	0,39	
U	D	0.0 bis 255.15	N	N	N	N	N	J	N	37-38	29	3,4	0,77	UND-Verknüpfung: Abfrage eines Bits im Datenbaustein (DB/DX) auf Signalzustand "1"
U	T	0 bis 255	N	N	N	N	N	J	N	20-25	0,9	0,57	0,18	UND-Verknüpfung: Abfrage einer Zeit auf Signalzustand "1"
U	Z	0 bis 255	N	N	N	N	N	J	N	19-23	0,9	0,57	0,18	UND-Verknüpfung: Abfrage eines Zählers auf Signalzustand "1"
UN	E	0.0 bis 127.7	N	N	N	N	N	J	N	20-25	0,9	0,57	0,18	UND-Verknüpfung: Abfrage eines Eingangs auf Signalzustand "0"
UN	A	0.0 bis 127.7	N	N	N	N	N	J	N	20-25	0,9	0,57	0,18	UND-Verknüpfung: Abfrage eines Ausgangs auf Signalzustand "0"

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Opera- tion	Operanden	Beeinflusst werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung		
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich				
						1	2	3	CPU 922	CPU 928		CPU 928B		CPU 948	
Verknüpfungsoperationen/binär (Fortsetzung)															
UN	M 0.0 bis 255.7	N	N	N	N	N	J	N	20-25	0,9			0,57	0,18	UND-Verknüpfung: Abfrage eines Merkers auf Signalzustand "0"
UN	S 0.0 bis 1023.7	N	N	N	N	N	J	N	☒	☒			3,7	☒	UND-Verknüpfung: Abfrage eines S-Merkers auf Signalzustand "0"
	S 0.0 bis 4095.7	N	N	N	N	N	J	N	☒	☒			☒	0,39	
UN	D 0.0 bis 255.15	N	N	N	N	N	J	N	36-41	29			3,4	0,77	UND-Verknüpfung: Abfrage eines Bits im Datenbaustein (DB/DX) auf Signalzustand "0"
UN	T 0 bis 255	N	N	N	N	N	J	N	22	0,9			0,57	0,18	UND-Verknüpfung: Abfrage einer Zeit auf Signalzustand "0"
UN	Z 0 bis 255	N	N	N	N	N	J	N	18-20	0,9			0,57	0,18	UND-Verknüpfung: Abfrage eines Zählers auf Signalzustand "0"
O	E 0.0 bis 127.7	N	N	N	N	N	J	N	19-21	0,9			0,57	0,18	ODER-Verknüpfung: Abfrage eines Eingangs auf Signalzustand "1"
O	A 0.0 bis 127.7	N	N	N	N	N	J	N	19-21	0,9			0,57	0,18	ODER-Verknüpfung: Abfrage eines Ausgangs auf Signalzustand "1"
O	M 0.0 bis 257.7	N	N	N	N	N	J	N	19-21	0,9			0,57	0,18	ODER-Verknüpfung: Abfrage eines Merkers auf Signalzustand "1"
O	S 0.0 bis 1023.7	N	N	N	N	N	J	N	☒	☒			3,7	☒	ODER-Verknüpfung: Abfrage eines S-Merkers auf Signalzustand "1"
	S 0.0 bis 4095.7	N	N	N	N	N	J	N	☒	☒			☒	0,39	
O	D 0.0 bis 255.15	N	N	N	N	N	J	N	35-38	28			3,4	0,77	ODER-Verknüpfung: Abfrage eines Bits im Datenbaustein (DB/DX) auf Signalzustand "1"

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Ope- ra- tion AWL	Operanden	Beeinflusst werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung	
		A N Z 1	A N Z 0	O V	O S	1 abh.	2 beinfl.	3 begr.	☒ = Operation CPU nicht		ist mit dieser möglich			
						1	2	3	CPU 922	CPU 928		CPU 928B		CPU 948
Verknüpfungsoperationen/binär (Fortsetzung)														
O	T 0 bis 255	N	N	N	N	N	J	N	18-21	0,9		0,57	0,18	ODER-Verknüpfung: Abfrage einer Zeit auf Signalzustand "1"
O	Z 0 bis 255	N	N	N	N	N	J	N	17-20	0,9		0,57	0,18	ODER-Verknüpfung: Abfrage eines Zählers auf Signalzustand "1"
ON	E 0.0 bis 127.7	N	N	N	N	N	J	N	18-21	0,9		0,57	0,18	ODER-Verknüpfung: Abfrage eines Eingangs auf Signalzustand "0"
ON	A 0.0 bis 127.7	N	N	N	N	N	J	N	18-21	0,9		0,57	0,18	ODER-Verknüpfung: Abfrage eines Ausgangs auf Signalzustand "0"
ON	M 0.0 bis 255.7	N	N	N	N	N	J	N	18-21	0,9		0,57	0,18	ODER-Verknüpfung: Abfrage eines Merkers auf Signalzustand "0"
ON	S 0.0 bis 1023.7	N	N	N	N	N	J	N	☒	☒		3,7	☒	ODER-Verknüpfung: Abfrage eines S-Merkers auf Signalzustand "0"
	S 0.0 bis 4095.7	N	N	N	N	N	J	N	☒	☒		☒	0,39	
ON	D 0.0 bis 255.15	N	N	N	N	N	J	N	35-37	28		3,4	0,77	ODER-Verknüpfung: Abfrage eines Bits im Datenbaustein (DB/DX) auf Signalzustand "0"
ON	T 0 bis 255	N	N	N	N	N	J	N	19-21	0,9		0,57	0,18	ODER-Verknüpfung: Abfrage einer Zeit auf Signalzustand "0"
ON	Z 0 bis 255	N	N	N	N	N	J	N	16-20	0,9		0,57	0,18	ODER-Verknüpfung: Abfrage eines Zählers auf Signalzustand "0"
O	–	N	N	N	N	N	J	J	12-14	0,8		0,57	0,18	ODER-Verknüpfung von UND-Funktionen

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Operation	Operanden	Beeinflußt werden				VKE			Ausführungszeit in µs				Funktionsbeschreibung	
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich			
						1	2	3	CPU 922	CPU 928		CPU 928B		CPU 948
Verknüpfungsoperationen/binär (Fortsetzung)														
U(-	N	N	N	N	N	J	J	20	1,2		0,57	0,18	UND-Verknüpfung von Klammersausdrücken (8 Klammerebenen)
O(-	N	N	N	N	N	J	J	21	1,2		0,57	0,18	ODER-Verknüpfung von Klammersausdrücken (8 Klammerebenen)
)	-	N	N	N	N	N	J	N	20-22	1,2		0,57	0,18	Klammer zu (Abschluß eines Klammersausdrucks)
Speicheroperationen/binär														
S	E 0.0 bis 127.7	N	N	N	N	J	N	J	19-21	1,2		0,63	0,32	Der Eingang im Prozeßabbild wird auf "1" gesetzt, wenn das VKE = 1 ist
S	A 0.0 bis 127.7	N	N	N	N	J	N	J	19-21	1,2		0,63	0,32	Der Ausgang im Prozeßabbild wird auf "1" gesetzt, wenn das VKE = 1 ist
S	M 0.0 bis 255.7	N	N	N	N	J	N	J	19-21	1,2		0,63	0,32	Der Merker wird auf "1" gesetzt, wenn das VKE = 1 ist
S	S 0.0 bis 1023.7	N	N	N	N	J	N	J	☒	☒		3,9	☒	Der S-Merker wird auf "1" gesetzt, wenn das VKE = 1 ist
	S 0.0 bis 4095.7	N	N	N	N	J	N	J	☒	☒		☒	0,48	
S	D 0.0 bis 255.15	N	N	N	N	J	N	J	35-37	28		0,63	0,77	Das Bit im Datenbaustein (DB/DX) wird auf "1" gesetzt, wenn das VKE = 1 ist
R	E 0.0 bis 127.7	N	N	N	N	J	N	J	18-22	1,2		0,63	0,32	Der Eingang im Prozeßabbild wird auf "0" gesetzt, wenn das VKE = 1 ist
R	A 0.0 bis 127.7	N	N	N	N	J	N	J	18-22	1,2		0,63	0,32	Der Ausgang im Prozeßabbild wird auf "0" gesetzt, wenn das VKE = 1 ist

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Opera- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung	
		A N Z 1	A N Z 0	O V	O S	1 abh.	2 beinfl.	3 begr.	☒ = Operation CPU nicht		ist mit dieser möglich			
						1	2	3	CPU 922	CPU 928		CPU 928B		CPU 948
Speicherooperationen/binär (Fortsetzung)														
R	M 0.0 bis 127.7	N	N	N	N	J	N	J	18-22	1,2		0,63	0,32	Der Merker wird auf "0" gesetzt, wenn das VKE = 1 ist
R	S 0.0 bis 1023.7	N	N	N	N	J	N	J	☒	☒		3,9	☒	Der S-Merker wird auf "0" gesetzt, wenn das VKE = 1 ist
	S 0.0 bis 4095.7	N	N	N	N	J	N	J	☒	☒		☒	0,48	
R	D 0.0 bis 255.15	N	N	N	N	J	N	J	33-38	27		3,4	0,77	Das Bit im Datenbaustein (DB/DX) wird auf "0" gesetzt, wenn das VKE = 1 ist
=	E 0.0 bis 127.7	N	N	N	N	N	N	J	20	1,2		0,63	0,32	Dem Eingang im Prozeßabbild wird der Wert des VKE zugewiesen
=	A 0.0 bis 127.7	N	N	N	N	N	N	J	20	1,2		0,63	0,32	Dem Ausgang im Prozeßabbild wird der Wert des VKE zugewiesen
=	M 0.0 bis 255.7	N	N	N	N	N	N	J	20	1,2		0,63	0,32	Dem Merker wird der Wert des VKE zugewiesen
=	S 0.0 bis 1023.7	N	N	N	N	N	N	J	☒	☒		3,9	☒	Dem S-Merker wird der Wert des VKE zugewiesen
	S 0.0 bis 4095.7	N	N	N	N	N	N	J	☒	☒		☒	0,48	
=	D 0.0 bis 255.15	N	N	N	N	N	N	J	37	29		3,4	0,77	Dem Bit im Datenbaustein (DB/DX) wird der Wert des VKE zugewiesen

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Opera- tion	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung
		A N Z 1	A N Z 0	O V	O S	1 abh.	2 beinfl.	3 begr.	☒ = Operation CPU nicht				
						1	2	3	CPU 922	CPU 928		CPU 928B	
Ladeoperationen Bei allen Ladeoperationen wird zunächst der ursprüngliche Inhalt des AKKU 1 in den AKKU 2 übernommen. Erst dann wird das adressierte Byte, Wort oder Doppelwort in den AKKU 1 geladen. Bei Byte- und Wortladeoperationen werden die nicht geladenen höherwertigen Bits des AKKU 1 gelöscht (Bits 8-31 bei Byte-, Bits 16-31 bei Wortladeoperationen). Sollen AKKU 3 und AKKU 4 ebenfalls verwendet werden, so muß die Operation "ENT" aus dem erweiterten Operationsvorrat eingefügt werden.													
L	EB 0 bis 127	N	N	N	N	N	N	N	22	12	0,81	0,18	Ein Eingangsbyte vom PAE in den AKKU-1-L laden
L	EW 0 bis 126	N	N	N	N	N	N	N	22	13	0,94	0,50	Ein Eingangswort vom PAE in den AKKU-1-L laden: Byte n → Bits 8-15, Byte n+1 → Bits 0-7
L	ED 0 bis 124	N	N	N	N	N	N	N	24	16	1,6	0,71	Ein Eingangsdoppelwort vom PAE in den AKKU 1 laden: Byte n → Bits 24-31, Byte n+1 → Bits 16-23, Byte n+2 → Bits 8-15, Byte n+3 → Bits 0-7
L	AB 0 bis 127	N	N	N	N	N	N	N	21	12	0,81	0,18	Ein Ausgangsbyte vom PAA in den AKKU-1-L laden
L	AW 0 bis 126	N	N	N	N	N	N	N	22	12	0,94	0,50	Ein Ausgangswort vom PAA in den AKKU-1-L laden: Byte n → Bits 8-15, Byte n+1 → Bits 0-7
L	AD 0 bis 124	N	N	N	N	N	N	N	24	16	1,6	0,71	Ein Ausgangsdoppelwort vom PAA in den AKKU 1 laden: Byte n → Bits 24-31, Byte n+1 → Bits 16-23, Byte n+2 → Bits 8-15, Byte n+3 → Bits 0-7
L	MB 0 bis 255	N	N	N	N	N	N	N	22	12	0,81	0,18	Ein Merkerbyte in den AKKU-1-L laden
L	MW 0 bis 254	N	N	N	N	N	N	N	22	12	0,94	0,50	Ein Merkerwort in den AKKU-1-L laden: Byte n → Bits 8-15, Byte n+1 → Bits 0-7

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Ope- ra- tion AWL	Operanden	Beeinflusst werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung	
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich			
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948		
Ladeoperationen (Fortsetzung)														
L	MD 0 bis 252	N	N	N	N	N	N	N	24	16		1,6	0,71	Ein Merkerdoppelwort in den AKKU 1 laden: Byte n → Bits 24-31, Byte n+1 → Bits 16-23, Byte n+2 → Bits 8-15, Byte n+3 → Bits 0-7
L	SY 0 bis 1023	N	N	N	N	N	N	N	☒	☒		2,4	☒	Ein S-Merkerbyte in den AKKU-1-L laden
	SY 0 bis 4095	N	N	N	N	N	N	N	☒	☒		☒	0,39	
L	SW 0 bis 1022	N	N	N	N	N	N	N	☒	☒		2,5	☒	Ein S-Merkerwort in den AKKU-1-L laden: Byte n → Bits 8-15, Byte n+1 → Bits 0-7
	SW 0 bis 4094	N	N	N	N	N	N	N	☒	☒		☒	0,59	
L	SD 0 bis 1020	N	N	N	N	N	N	N	☒	☒		3,1	☒	Ein S-Merkerdoppelwort in den AKKU 1 laden: Byte n → Bits 24-31, Byte n+1 → Bits 16-23, Byte n+2 → Bits 8-15, Byte n+3 → Bits 0-7
	SD 0 bis 4092	N	N	N	N	N	N	N	☒	☒		☒	0,77	
L	DH 0 bis FFFF FFFF	N	N	N	N	N	N	N	20,1 ¹⁾	15		1,7	0,57	Eine Konstante (Doppelwort als Hexadezimalzahl) in den AKKU 1 laden
L	DL 0 bis 255	N	N	N	N	N	N	N	24	14		1,7	0,50	Linkes Byte des Datenwortes des aktuellen Datenbausteins in den AKKU-1-L laden

1) Operation ist ab Ausgabestand 09 möglich.

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Opera- tion AWL	Operanden	Beeinflusst werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung	
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich			
						1	2	3	CPU 922	CPU 928		CPU 928B		CPU 948
Ladeoperationen (Fortsetzung)														
L	DR 0 bis 255	N	N	N	N	N	N	N	24	14		1,7	0,50	Rechtes Byte des Datenwortes des aktuellen Datenbausteins in den AKKU-1-L laden
L	DW 0 bis 255	N	N	N	N	N	N	N	24	14		1,5	0,50	Ein Datenwort des aktuellen Datenbausteines in den AKKU-1-L laden.
L	DD 0 bis 254	N	N	N	N	N	N	N	25	17		2,0	0,68	Ein Datendoppelwort des aktuellen Datenbausteins in den AKKU 1 laden: Wort n → Bits 16-31, Wort n+1 → Bits 0-15
L	KB 0 bis 255	N	N	N	N	N	N	N	19	8		0,63	0,18	Eine Konstante (1-Byte-Zahl) in den AKKU-1-L laden: 0 → Bits 8-15, Konstante → Bits 0-7
L	KC (2 ASCII-Zeichen)	N	N	N	N	N	N	N	20	14		1,2	0,39	Eine Konstante (2 Zeichen im ASCII-Format) in den AKKU-1-L laden
L	KF -32768 bis +32767	N	N	N	N	N	N	N	20	14		1,2	0,39	Eine Konstante (Festpunktzahl) in den AKKU-1-L laden
L	KG (siehe Seite 4)	N	N	N	N	N	N	N	21	15		1,7	0,57	Eine Konstante (Gleitpunktzahl) in den AKKU 1 laden
L	KH 0 bis FFFF	N	N	N	N	N	N	N	20	14		1,2	0,39	Eine Konstante (Hexadezimalzahl) in den AKKU-1-L laden
L	KM Bitmuster, 16 bit	N	N	N	N	N	N	N	20	14		1,2	0,39	Eine Konstante (Bitmuster) in den AKKU-1-L laden
L	KT 0.0 bis 999.3	N	N	N	N	N	N	N	20	14		1,2	0,39	Eine Konstante (Zeitwert) in den AKKU-1-L laden (BCD-codiert)
L	KY 2 Bytes, je 0 bis 255	N	N	N	N	N	N	N	20	14		1,2	0,39	Eine Konstante (2-Byte-Zahl) in den AKKU-1-L laden
L	KZ 0 bis 999	N	N	N	N	N	N	N	20	14		1,2	0,39	Eine Konstante (Zählwert) in den AKKU-1-L laden (BCD-codiert)

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Ope- ra- tion AWL	Operanden	Beeinflusst werden				VKE			Ausführungs- zeit in μ s					Funktionsbeschreibung
		A	A	O	O	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht					
		N	N	V	S	1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948	
Ladeoperationen (Fortsetzung)														
L	PY 0 bis 255	N	N	N	N	N	N	N	30 ¹⁾	16 ¹⁾		1,4 ¹⁾	1,7 ¹⁾	Ein Peripheriebyte der Digital-/Analog-Eingaben in den AKKU-1-L laden
L	PW 0 bis 254	N	N	N	N	N	N	N	31 ¹⁾	21 ¹⁾		2,1 ¹⁾	2,69 ¹⁾	Ein Peripheriewort der Digital-/Analog-Eingaben in den AKKU-1-L laden: Byte n → Bits 8-15, Byte n+1 → Bits 0-7
L	QB 0 bis 255	N	N	N	N	N	N	N	30 ¹⁾	16 ¹⁾		1,4 ¹⁾	1,7 ¹⁾	Ein Byte der erweiterten Peripherie in den AKKU-1-L laden
L	QW 0 bis 254	N	N	N	N	N	N	N	31 ¹⁾	21 ¹⁾		2,1 ¹⁾	2,7 ¹⁾	Ein Wort der erweiterten Peripherie in den AKKU-1-L laden: Byte n → Bits 8-15, Byte n+1 → Bits 0-7
L	T 0 bis 255	N	N	N	N	N	N	N	25	14		0,81	0,30	Einen Zeitwert dual-codiert in den AKKU-1-L laden
L	Z 0 bis 255	N	N	N	N	N	N	N	24	14		0,81	0,30	Einen Zählwert dual-codiert in den AKKU-1-L laden
LC	T 0 bis 255	N	N	N	N	N	N	N	38	16		3,7	0,39	Einen Zeitwert im BCD-Code in den AKKU-1-L laden (inklusive Binär-BCD-Wandlung)
LC	Z 0 bis 255	N	N	N	N	N	N	N	35	15		3,7	0,39	Einen Zählwert im BCD-Code in den AKKU-1-L laden (inklusive Binär-BCD-Wandlung)

¹⁾ Ausführungszeit bei Einzelprozessorbetrieb und bei Buszuteilung im Mehrprozessorbetrieb; Quittung durch Peripherie innerhalb max. 0,1 μ s bzw. entsprechend längere Ausführungszeit bei längerer Quittungszeit.

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Opera- tion	Operanden	Beeinflusst werden				VKE			Ausführungs- zeit in µs					Funktionsbeschreibung
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht					
						1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948	
Transferoperationen														
Bei den Transferoperationen wird der Inhalt des AKKU 1 in den angegebenen Operandenbereich transferiert														
T	EB 0 bis 127	N	N	N	0	N	N	N	15	11		0,75	0,18	Inhalt des AKKU-1-L (Bits 0-7) zu einem Eingangsbyte im PAE transferieren
T	EW 0 bis 126	N	N	N	0	N	N	N	15	11		0,88	0,41	Inhalt des AKKU-1-L zu einem Eingangswort im PAE transferieren: Bits 8-15 → Byte n, Bits 0-7 → Byte n+1
T	ED 0 bis 124	N	N	N	0	N	N	N	20	15		1,9	0,59	Inhalt des AKKU 1 zu einem Eingangsdoppelwort im PAE transferieren: Bits 24-31 → Byte n, Bits 16-23 → Byte n+1, Bits 8-15 → Byte n+2, Bits 0-7 → Byte n+3
T	AB 0 bis 127	N	N	N	0	N	N	N	15	11		0,75	0,18	Inhalt des AKKU-1-L (Bits 0-7) zu einem Ausgangsbyte im PAA transferieren
T	AW 0 bis 126	N	N	N	0	N	N	N	15	11		0,88	0,41	Inhalt des AKKU-1-L zu einem Ausgangswort im PAA transferieren: Bits 8-15 → Byte n, Bits 0-7 → Byte n+1
T	AD 0 bis 124	N	N	N	0	N	N	N	20	15		1,9	0,59	Inhalt des AKKU 1 zu einem Ausgangsdoppelwort im PAA transferieren: Bits 24-31 → Byte n, Bits 16-23 → Byte n+1, Bits 8-15 → Byte n+2, Bits 0-7 → Byte n+3
T	MB 0 bis 255	N	N	N	0	N	N	N	15	11		0,75	0,18	Inhalt des AKKU-1-L (Bits 0-7) zu einem Merkerbyte transferieren
T	MW 0 bis 254	N	N	N	0	N	N	N	15	11		0,88	0,41	Inhalt des AKKU-1-L zu einem Merkerwort transferieren: Bits 8-15 → Byte n, Bits 0-7 → Byte n+1
T	MD 0 bis 252	N	N	N	0	N	N	N	20	15		1,9	0,59	Inhalt des AKKU 1 zu einem Merkerdoppelwort transferieren: Bits 24-31 → Byte n, Bits 16-23 → Byte n+1, Bits 8-15 → Byte n+2, Bits 0-7 → Byte n+3

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Opera- tion AWL	Operanden	Beeinflusst werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung		
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht ist mit dieser möglich						
						1	2	3	CPU 922	CPU 928		CPU 928B		CPU 948	
Transferoperationen (Fortsetzung)															
T	SY 0 bis 1023	N	N	N	0	N	N	N	☒	☒	☒	☒	2,3	☒	Inhalt des AKKU-1-L (Bits 0-7) zu einem S-Merkerbyte transferieren
	SY 0 bis 4095	N	N	N	0	N	N	N	☒	☒	☒	☒	☒	0,39	
T	SW 0 bis 1022	N	N	N	0	N	N	N	☒	☒	☒	☒	2,3	☒	Inhalt des AKKU-1-L zu einem S-Merkerwort transferieren: Bits 8-15 → Byte n, Bits 0-7 → Byte n+1
	SW 0 bis 4094	N	N	N	0	N	N	N	☒	☒	☒	☒	☒	0,41	
T	SD 0 bis 1020	N	N	N	0	N	N	N	☒	☒	☒	☒	3,4	☒	Inhalt des AKKU 1 zu einem S-Merkerdoppelwort transferieren: Bits 24-31 → Byte n, Bits 16-23 → Byte n+1, Bits 8-15 → Byte n+2, Bits 0-7 → Byte n+3
	SD 0 bis 4092	N	N	N	0	N	N	N	☒	☒	☒	☒	☒	0,59	
T	DL 0 bis 255	N	N	N	0	N	N	N	22			15	1,5	0,68	Inhalt des AKKU-1-L (Bits 0-7) zu einem Datenwort (linkes Byte) in einem DB/DX transferieren
T	DR 0 bis 255	N	N	N	0	N	N	N	22			14	1,4	0,68	Inhalt des AKKU-1-L (Bits 0-7) zu einem Datenwort (rechtes Byte) in einem DB/DX transferieren
T	DW 0 bis 255	N	N	N	0	N	N	N	22			14	1,4	0,41	Inhalt des AKKU-1-L (Bits 0-15) zu einem Datenwort in einem DB/DX transferieren
T	DD 0 bis 254	N	N	N	0	N	N	N	25			18	1,9	0,59	Inhalt des AKKU 1 zu einem Datendoppelwort in einem DB/DX transferieren: Bits 16-31 → Wort n, Bits 0-15 → Wort n+1

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Ope- ra- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs					Funktionsbeschreibung
		A	A	O	O	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht					
		N	N	V	S	1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948	
Transferoperationen (Fortsetzung)														
T	PY 0 bis 127	N	N	N	0	N	N	N	27 ¹⁾	15 ¹⁾		2,0 ¹⁾	1,6 ¹⁾	Inhalt des AKKU-1-L (Bits 0-7) zu einem Peripheriebyte der Digital- oder Analog-Ausgaben transferieren. Zusätzlich wird das PAA nachgeführt.
	PY 128 bis 255	N	N	N	0	N	N	N	27 ¹⁾	14 ¹⁾		1,2 ¹⁾	1,5 ¹⁾	Inhalt des AKKU-1-L (Bits 0-7) zu einem Peripheriebyte der Digital- oder Analog-Ausgaben transferieren.
T	PW 0 bis 126	N	N	N	0	N	N	N	30 ¹⁾	21 ¹⁾		3,2 ¹⁾	2,6 ¹⁾	Inhalt des AKKU-1-L (Bits 0-15) zu einem Peripheriewort der Digital- oder Analog-Ausgaben transferieren: Bits 8-15 → Byte n; Bits 0-7 → Byte n+1 Zusätzlich wird das PAA nachgeführt.
	PW 128 bis 254	N	N	N	0	N	N	N	30 ¹⁾	18 ¹⁾		2,0 ¹⁾	2,4 ¹⁾	Inhalt des AKKU-1-L (Bits 0-15) zu einem Peripheriewort der Digital- oder Analog-Ausgaben transferieren: Bits 8-15 → Byte n; Bits 0-7 → Byte n+1
T	QB 0 bis 255	N	N	N	0	N	N	N	23 ¹⁾	14 ¹⁾		1,2 ¹⁾	1,5 ¹⁾	Inhalt des AKKU-1-L (Bits 0-7) zu einem Byte der erweiterten Peripherie der Digital- oder Analog-Ausgaben transferieren (kein Prozeßabbild vorhanden).
T	QW 0 bis 254	N	N	N	0	N	N	N	26 ¹⁾	18 ¹⁾		2,0 ¹⁾	2,4 ¹⁾	Inhalt des AKKU-1-L (Bits 0-15) zu einem Wort der erweiterten Peripherie der Digital- oder Analog-Ausgaben transferieren (kein Prozeßabbild vorhanden): Bits 8-15 → Byte n; Bits 0-7 → Byte n+1

1) Ausführungszeit bei Einzelprozessorbetrieb und bei Buszuteilung im Mehrprozessorbetrieb; Quittung durch Peripherie innerhalb max. 0,1 µs bzw. entsprechend längere Ausführungszeit bei längerer Quittungszeit.

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Operation	Operanden	Beeinflusst werden				VKE			Ausführungszeit in μ s					Funktionsbeschreibung	
		A	A	O	O	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht ist mit dieser möglich						
		N	N	V	S	1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948		
AWL		Z	Z												
Zeitoperationen															
SI	T 0 bis 255	N	N	N	N	J	↑	N	J	20/ 42 ¹⁾	1,2/ 18 ¹⁾		3,6	0,18	Eine Zeit (im AKKU-1-L hinterlegt) als Impuls starten (Signalbegrenzung)
SV	T 0 bis 255	N	N	N	N	J	↑	N	J	21/ 43 ¹⁾	1,2/ 18 ¹⁾		3,6	0,18	Eine Zeit (im AKKU-1-L hinterlegt) als verlängerten Impuls starten (Signalbegrenzung und -verlängerung)
SE	T 0 bis 255	N	N	N	N	J	↑	N	J	20/ 45 ¹⁾	1,2/ 18 ¹⁾		3,6	0,18	Eine Zeit (im AKKU-1-L hinterlegt) einschaltverzögernd starten
SS	T 0 bis 255	N	N	N	N	J	↑	N	J	21/ 46 ¹⁾	1,2/ 18 ¹⁾		3,6	0,18	Eine Zeit (im AKKU-1-L hinterlegt) speichernd einschaltverzögernd starten
SA	T 0 bis 255	N	N	N	N	J	↓	N	J	22/ 44 ¹⁾	1,2/ 18 ¹⁾		3,6	0,18	Eine Zeit (im AKKU-1-L hinterlegt) ausschaltverzögernd starten
R	T 0 bis 255	N	N	N	N	J		N	J	14/ 18 ²⁾	12/ 15 ²⁾		1,4	0,18	Eine Zeit rücksetzen

1) Zeit gilt für: "Timer wird nicht gestartet"/"Timer wird gestartet".

2) Zeit gilt für VKE = "0"/VKE = "1".

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Operation	Operanden	Beeinflusst werden				VKE			Ausführungszeit in μs				Funktionsbeschreibung		
		A	A	O	O	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich				
		N	N	V	S	1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948			
AWL		Z	Z												
Zähloperationen															
ZV	Z 0 bis 255	N	N	N	N	J	↑	N	J	18/ 23 ¹⁾	1,2/ 14 ¹⁾		2,1	0,18	Zähler zählt um 1 vorwärts
ZR	Z 0 bis 255	N	N	N	N	J	↑	N	J	18/ 24 ¹⁾	1,2/ 14 ¹⁾		2,0	0,18	Zähler zählt um 1 rückwärts
S	Z 0 bis 255	N	N	N	N	J	↑	N	J	17/ 38 ¹⁾	16/ 23 ¹⁾		3,8	0,18	Einen Zähler mit dem im AKKU-1-L hinterlegten Wert (BCD-Zahl von 0 bis 999) setzen
R	Z 0 bis 255	N	N	N	N	J		N	J	12/ 16 ²⁾	12/ 14 ²⁾		1,4	0,18	Einen Zähler rücksetzen

1) Zeit gilt für: "Zähloperation wird nicht ausgeführt"/
"Zähloperation wird ausgeführt".

2) Zeit gilt für VKE = "0"/VKE = "1".

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Ope- ra- tion AWL	Operanden	Beeinflusst werden				VKE			Ausführungs- zeit in μ s				Funktionsbeschreibung
		A N Z 1	A N Z 0	O V	O S	1 abh.	2 beinfl.	3 begr.	<input type="checkbox"/> = Operation CPU nicht		ist mit dieser möglich		
						1	2	3	CPU 922	CPU 928		CPU 928B	

Arithmetische Operationen

Das Ergebnis (Zahlenwert) einer arithmetischen Operation steht immer im AKKU 1. Die anderen Akkumulatoren werden wie folgt verändert:

Bei +F, -F, xF, :F: Bei +G, -G, xG, :G, +D, -D:
 AKKU-2-L: = AKKU-3-L AKKU 2: = AKKU 3
 AKKU-3-L: = AKKU-4-L AKKU 3: = AKKU 4
 AKKU-4-L: = AKKU-4-L AKKU 4: = AKKU 4

Der ursprüngliche Inhalt von AKKU-2-L bzw. AKKU 2 geht verloren.
 Über ANZ 0 und ANZ 1 kann ausgewertet werden, ob das Ergebnis <0, >0 oder =0 ist (s. Erläuterung der Ergebnisanzeigen).

Festpunktzahlen, 16 Bit

+F	-	J	J	J	J	N	N	N	26-32	15-18	0,94	0,55	Zwei Festpunktzahlen addieren: (AKKU-2-L) + (AKKU-1-L)
-F	-	J	J	J	J	N	N	N	26-33	15-20	0,94	0,55	Zwei Festpunktzahlen subtrahieren: (AKKU-2-L) - (AKKU-1-L)
xF	-	J	J	J	J	N	N	N	36-39	20-21	7,9	3,2	Zwei Festpunktzahlen multiplizieren: (AKKU-2-L) * (AKKU-1-L)
:F	-	J	J	J	J	N	N	N	27-50	13-24	10,4	3,8	Zwei Festpunktzahlen dividieren: (AKKU-2-L) : (AKKU-1-L). In AKKU-1-L: Ergebnis; in AKKU-1-H: Rest

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Ope- ra- tion AWL	Operanden	Beeinflusst werden				VKE			Ausführungs- zeit in μ s					Funktionsbeschreibung
		A N Z 1	A N Z 0	O V	O S	1 abh.	2 beinfl.	3 begr.	☒ = Operation CPU nicht ist mit dieser möglich					
						1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948	
Arithmetische Operationen (Fortsetzung)														
Gleitpunktzahlen, 32 Bit														
Beim Rechnen mit einer 16-bit-Mantisse (Voreinstellung) werden die 8 niederwertigen (Low) Bits auf "0" gesetzt.														
+G	-	J	J	J	J	N	N	N	56-86	1) 30-33 2) 31-56	9,1	3,3	Zwei Gleitpunktzahlen addieren: AKKU 2 + AKKU 1	
-G	-	J	J	J	J	N	N	N	56-86	1) 30-42 2) 31-47	9,1	3,5	Zwei Gleitpunktzahlen subtrahieren: AKKU 2 - AKKU 1	
xG	-	J	J	J	J	N	N	N	52-74	1) 29-39 2) 30-66	12,1 ¹⁾ 20,5 ²⁾	5,2	Zwei Gleitpunktzahlen multiplizieren: AKKU 2 * AKKU 1	
:G	-	J	J	J	J	N	N	N	51-81	1) 28-42 2) 31-69	15,6 ¹⁾ 23,3 ²⁾	6,3	Zwei Gleitpunktzahlen dividieren: AKKU 2 : AKKU 1. Ergebnis: In AKKU-1-L Mantisse Low, in AKKU-1-H Mantisse High und Exponent	

1) Zeit bei 16-bit-Mantisse (Voreinstellung)

2) Zeit bei 24-bit-Mantisse

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Ope- ra- tion AWL	Operanden	Beeinflusst werden				VKE			Ausführungs- zeit in μ s				Funktionsbeschreibung
		A N Z 1	A N Z 0	O V	O S	1 abh.	2 beinfl.	3 begr.	☒ = Operation CPU nicht		ist mit dieser möglich		
		1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948				
Vergleichsoperationen													
<p>Der Inhalt des AKKU 2 (Operand 1) wird mit dem Inhalt des AKKU 1 (Operand 2) verglichen. Das VKE wird gleich "1" gesetzt, falls die Vergleichsbedingung erfüllt ist. Falls nicht, wird VKE gleich "0" gesetzt. Über die Anzeigen ANZ 0 und ANZ 1 kann zusätzlich ausgewertet werden, ob der AKKU-2-Inhalt größer, kleiner oder gleich dem AKKU-1-Inhalt war (siehe Erläuterungen der Ergebnisanzeigen).</p> <p>Festpunktzahlen, 16 Bit</p>													
!=F	–	J	J	0	0	N	J	N	18	14-15	0,88	0,30	Vergleich zweier Festpunktzahlen auf gleich: gilt AKKU-2-L = AKKU-1-L, dann wird das VKE = "1"
><F	–	J	J	0	0	N	J	N	18	14-15	0,88	0,30	Vergleich zweier Festpunktzahlen auf ungleich: gilt AKKU-2-L \neq AKKU-1-L, dann wird das VKE = "1"
>F	–	J	J	0	0	N	J	N	18	13-14	0,88	0,30	Vergleich zweier Festpunktzahlen auf größer: gilt AKKU-2-L > AKKU-1-L, dann wird das VKE = "1"
>=F	–	J	J	0	0	N	J	N	18	14-15	0,88	0,30	Vergleich zweier Festpunktzahlen auf größer oder gleich: gilt AKKU-2-L \geq AKKU-1-L, dann wird das VKE = "1"
<F	–	J	J	0	0	N	J	N	18	14-15	0,88	0,30	Vergleich zweier Festpunktzahlen auf kleiner: gilt AKKU-2-L < AKKU-1-L, dann wird das VKE = "1"
<=F	–	J	J	0	0	N	J	N	18	14-15	0,88	0,30	Vergleich zweier Festpunktzahlen auf kleiner oder gleich: gilt AKKU-2-L \leq AKKU-1-L, dann wird das VKE = "1"

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Operation	Operanden	Beeinflusst werden				VKE			Ausführungszeit in μ s					Funktionsbeschreibung	
		A	A	O	O	1 abh. 2 beinfl. 3 begr.			<input type="checkbox"/> = Operation CPU nicht ist mit dieser möglich						
		N	N	V	S	1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948		
AWL		Z	Z												
Vergleichsoperationen (Fortsetzung)															
Gleitpunktzahlen															
!=G	-	J	J	0	0	N	J	N	19-27	17-19		1,9	1,4	Vergleich zweier Gleitpunktzahlen auf gleich: gilt AKKU 2 = AKKU 1, dann wird das VKE = "1"	
><G	-	J	J	0	0	N	J	N	19-27	17-18		1,9	1,4	Vergleich zweier Gleitpunktzahlen auf ungleich: gilt AKKU 2 \neq AKKU 1, dann wird das VKE = "1"	
>G	-	J	J	0	0	N	J	N	19-27	16-18		1,9	1,4	Vergleich zweier Gleitpunktzahlen auf größer: gilt AKKU 2 > AKKU 1, dann wird das VKE = "1"	
>=G	-	J	J	0	0	N	J	N	19-27	17-19		1,9	1,4	Vergleich zweier Gleitpunktzahlen auf größer oder gleich: gilt AKKU 2 \geq AKKU 1, dann wird das VKE = "1"	
<G	-	J	J	0	0	N	J	N	19-27	17-19		1,9	1,4	Vergleich zweier Gleitpunktzahlen auf kleiner: gilt AKKU 2 < AKKU 1, dann wird das VKE = "1"	
<=G	-	J	J	0	0	N	J	N	19-27	17-19		1,9	1,4	Vergleich zweier Gleitpunktzahlen auf kleiner oder gleich: gilt AKKU 2 \leq AKKU 1, dann wird das VKE = "1"	

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Operation	Operanden	Beeinflusst werden				VKE			Ausführungszeit in μs					Funktionsbeschreibung		
		A	A	O	O	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht ist mit dieser möglich							
		N	N	V	S	1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948			
AWL		Z	Z													
Vergleichsoperationen (Fortsetzung)																
Festpunktdoppelwörter, 32 Bit																
!=D	–	J	J	0	0	N	J	N	19-24	15-16		1,6	0,52	Vergleich zweier Festpunktdoppelwörter auf gleich: gilt AKKU 2 = AKKU 1, dann wird das VKE = "1"		
><D	–	J	J	0	0	N	J	N	19-24	15-16		1,6	0,52	Vergleich zweier Festpunktdoppelwörter auf ungleich: gilt AKKU 2 \neq AKKU 1, dann wird das VKE = "1"		
>D	–	J	J	0	0	N	J	N	19-24	14-16		1,6	0,52	Vergleich zweier Festpunktdoppelwörter auf größer: gilt AKKU 2 > AKKU 1, dann wird das VKE = "1"		
>=D	–	J	J	0	0	N	J	N	19-24	15-17		1,6	0,52	Vergleich zweier Festpunktdoppelwörter auf größer oder gleich: gilt AKKU 2 \geq AKKU 1, dann wird das VKE = "1"		
<D	–	J	J	0	0	N	J	N	19-24	15-16		1,6	0,52	Vergleich zweier Festpunktdoppelwörter auf kleiner: gilt AKKU 2 < AKKU 1, dann wird das VKE = "1"		
<=D	–	J	J	0	0	N	J	N	19-24	15-17		1,6	0,52	Vergleich zweier Festpunktdoppelwörter auf kleiner oder gleich: gilt AKKU 2 \leq AKKU 1, dann wird das VKE = "1"		

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Opera- tion AWL	Operanden	Beeinflusst werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung	
		A N Z 1	A N Z 0	O V	O S	1 abh.	2 beeinfl.	3 begr.	☒ = Operation CPU nicht		ist mit dieser möglich			
		1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948					
Bausteinanruf-Operationen														
SPA	PB 0 bis 255	N	N	N	0	N	N	J	35	28		3,7	1,5/ 6,0 ⁵⁾	Programmbaustein absolut aufrufen
SPA	FB 0 bis 255	N	N	N	0	N	N	J	34	28		3,7	1,5/ 6,0 ⁵⁾	Funktionsbaustein absolut aufrufen
BA	FX 0 bis 255	N	N	N	0	N	N	J	41	32		4,8	1,5/ 6,0 ⁵⁾	Funktionsbaustein (Erweiterung) absolut aufrufen
SPA	SB 0 bis 255	N	N	N	0	N	N	J	35	28		3,7	1,5/ 6,0 ⁵⁾	Schrittbaustein absolut aufrufen
SPA	OB 1 bis 39	N	N	N	0	N	N	J	39	28		4,1	1,5/ 6,0 ⁵⁾	Organisationsbaustein absolut aufrufen
SPA	OB 110 bis 255	1)	1)	1)	1)	N	1)	J	2)	2)		2)	2)	Sonderfunktions-Organisationsbaustein des Betriebssystems absolut aufrufen
SPB	PB 0 bis 255	N	N	N	0 ³⁾	J	1	J	12/ 35 ⁴⁾	0,8/ 27 ⁴⁾		3,7	1,6/ 6,1 ⁵⁾	Programmbaustein bedingt (wenn VKE = "1") aufrufen
SPB	FB 0 bis 255	N	N	N	0 ³⁾	J	1	J	12/ 35 ⁴⁾	2,8/ 28 ⁴⁾		3,7	1,6/ 6,1 ⁵⁾	Funktionsbaustein bedingt (wenn VKE = "1") aufrufen

1) Die Anzeigen werden entsprechend der ausgeführten Sonderfunktionen gesetzt bzw. nicht gesetzt (siehe Beschreibung der Sonderfunktions-Organisationsbausteine in der Programmieranleitung).

2) Ausführungszeiten siehe Liste der Sonderfunktionen, S. 156ff.

3) Das OS-Bit bleibt bei VKE = "0" unverändert (nicht bei CPU 948).

4) Zeit gilt für VKE = "0"/VKE = "1".

5) Zeit gilt für "Unterbrechbarkeit an Bausteingrenzen".

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Opera- tion AWL	Operanden	Beeinflusst werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung	
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beeinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich			
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948		
Bausteinanruf-Operationen (Fortsetzung)														
BAB	FX 0 bis 255	N	N	N	0 ¹⁾	J	1	J	19/ 43 ²⁾	14/ 41 ²⁾		4,8	1,6/ 6,1 ⁶⁾	Funktionsbaustein (Erweiterung) bedingt (wenn VKE = "1") aufrufen
SPB	SB 0 bis 255	N	N	N	0 ¹⁾	J	1	J	12/ 35 ²⁾	0,8/ 27 ²⁾		3,7	1,6/ 6,1 ⁶⁾	Schrittbaustein bedingt (wenn VKE = "1") aufrufen
SPB	OB 1 bis 39	N	N	N	0 ¹⁾	J	1	J	12/ 41 ²⁾	0,8/ 28 ²⁾		4,1	1,6/ 6,1 ⁶⁾	Organisationsbaustein bedingt (wenn VKE = "1") aufrufen
SPB	OB 110 bis 255	3)	3)	3)	3)	J	1 ⁴⁾	J	5)	5)		5)	5)	Sonderfunktions-Organisationsbaustein des Betriebssystems bedingt (wenn VKE = "1") aufrufen
A	DB 2 bis 255	N	N	N	N	N	N	N	☒	☒		☒	0,91	Einen Datenbaustein aufschlagen
	DB 3 bis 255	N	N	N	N	N	N	N	22	19		1,9	☒	
AX	DX 1 bis 255	N	N	N	N	N	N	N	28	☒		☒	☒	Einen Datenbaustein (Erweiterung) aufschlagen
	DX 2 bis 255	N	N	N	N	N	N	N	☒	22		☒	☒	
	DX 3 bis 255	N	N	N	N	N	N	N	☒	☒		2,7	1,0	

1) Das OS-Bit bleibt bei VKE = "0" unverändert (nicht bei CPU 948).

2) Zeit gilt für VKE = "0"/VKE = "1".

3) Die Anzeigen werden entsprechend der ausgeführten Sonderfunktionen gesetzt bzw. nicht gesetzt (siehe Beschreibung der Sonderfunktions-Organisationsbausteine in der Programmieranleitung).

4) Nur wenn vor Aufruf des OBs das VKE = "0" ist; andernfalls kann das VKE entsprechend der ausgeführten Sonderfunktion beeinflusst werden (siehe Beschreibung der Sonderfunktions-Organisationsbausteine in der Programmieranleitung).

5) Ausführungszeiten siehe Liste der Sonderfunktionen, S. 156ff.

6) Zeit gilt für "Unterbrechbarkeit an Bausteingrenzen".

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Opera- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung	
		A	A	O	O	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist auf der vorhanden			
		N Z 1	N Z 0	V	S	1	2	3	CPU 922	CPU 928		CPU 928B		CPU 948
Bausteinanruf-Operationen (Fortsetzung)														
E	DB 2 bis 255	N	N	N	N	N	N	N	☒	☒		☒	498	Einen Datenbaustein erzeugen. Die Anzahl seiner Datenworte muß im AKKU 1 hinterlegt sein (max. 4091 DW)
	DB 3 bis 255	N	N	N	N	N	N	N	67	48		76	☒	
EX	DX 1 bis 255	N	N	N	N	N	N	N	67	☒		☒	☒	Einen Datenbaustein (Erweiterung) erzeugen. Die Anzahl seiner Datenworte muß im AKKU 1 hinterlegt sein (max. 4091 DW)
	DX 2 bis 255	N	N	N	N	N	N	N	☒	48		☒	☒	
	DX 3 bis 255	N	N	N	N	N	N	N	☒	☒		76	493	
Bausteinrückspung-Operationen														
BE	–	N	N	N	0	N	N	J	26	11		3,8	2,0	Baustein beenden (Abschließen eines Bausteines)
BEB	–	N	N	N	0 ¹⁾	J	1	J	12/ 27 ²⁾	0,8/ 19 ²⁾		3,8	2,1	Baustein bedingt beenden (wenn VKE = "1")
BEA	–	N	N	N	0	N	N	J	26	11		3,8	2,0	Baustein absolut (unbedingt) beenden

1) Das OS-Bit bleibt bei VKE = "0" unverändert (nicht bei CPU 948).

2) Zeit gilt für VKE = "0"/VKE = "1".

Grundoperationsvorrat

Verwendbar in allen Bausteinen

Opera- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung	
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich			
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948		
Null-Operationen														
NOP 0	-	N	N	N	N	N	N	N	9	1,0		0,57	0,18	Nulloperation
NOP 1	-	N	N	N	N	N	N	N	9	0,8		0,57	0,18	Nulloperation
Stopp-Operation														
STP	-	N	N	N	N	N	N	N	-	-		-	-	Direkter Übergang in den Stopp-Zustand CPU 948: Übergang in den kommunikationsfähigen Stopp (Betriebszustand WEICHER STOP), Abbruch der Programmbearbeitung am Zyklusende bzw. durch das Systemprogramm
Bildaufbau-Operationen														
BLD	0 - 255	N	N	N	N	N	N	N	9	0,8		0,57	0,18	Bildaufbauanweisung/NOP für das AG
BLD	130	N	N	N	N	N	N	N	9	0,8		0,57	0,18	Bildaufbaubefehl für das PG: Leerzeile durch Carriage Return erzeugen
BLD	131	N	N	N	N	N	N	N	9	0,8		0,57	0,18	Bildaufbaubefehl für das PG: auf Anweisungsliste (AWL) umschalten
BLD	132	N	N	N	N	N	N	N	9	0,8		0,57	0,18	Bildaufbaubefehl für das PG: auf Funktionsplan (FUP) umschalten
BLD	133	N	N	N	N	N	N	N	9	0,8		0,57	0,18	Bildaufbaubefehl für das PG: auf Kontaktplan (KOP) umschalten
BLD	255	N	N	N	N	N	N	N	9	0,8		0,57	0,18	Bildaufbaubefehl für das PG: Segment beenden

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Opera- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung	
		A N Z 1	A N Z 0	O V	O S	1 abh.	2 beinfl.	3 begr.	☒ = Operation CPU nicht		ist mit dieser möglich			
		1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948					
Verknüpfungsoperationen/binär														
U=	Formaloperand	N	N	N	N	N	J	N	24 ¹⁾	24 ¹⁾		2,4 ¹⁾	0,91 ¹⁾	UND-Verknüpfung: Formaloperanden auf den Signalzustand "1" abfragen (Parameterart: E, A, T, Z; Parametertyp: Bl).
UN=	Formaloperand	N	N	N	N	N	J	N	24 ¹⁾	24 ¹⁾		2,4 ¹⁾	0,91 ¹⁾	UND-Verknüpfung: Formaloperanden auf den Signalzustand "0" abfragen (Parameterart: E, A, T, Z; Parametertyp: Bl).
O=	Formaloperand	N	N	N	N	N	J	N	24 ¹⁾	24 ¹⁾		2,4 ¹⁾	0,91 ¹⁾	ODER-Verknüpfung: Formaloperanden auf den Signalzustand "1" abfragen (Parameterart: E, A, T, Z; Parametertyp: Bl).
ON=	Formaloperand	N	N	N	N	N	J	N	24 ¹⁾	24 ¹⁾		2,4 ¹⁾	0,91 ¹⁾	ODER-Verknüpfung: Formaloperanden auf den Signalzustand "0" abfragen (Parameterart: E, A, T, Z; Parametertyp: Bl).
Verknüpfungsoperationen/digital														
Über ANZ 0/1 kann ausgewertet werden, ob das Ergebnis = "0" oder ≠ "0" ist (siehe Erläuterungen der Ergebnisanzeigen)														
UW	–	J	0	0	N	N	N	N	16	11		0,57	0,18	UND-Verknüpfung (wortweise): AKKU 2 mit AKKU 1; Ergebnis in AKKU 1
OW	–	J	0	0	N	N	N	N	16	11		0,57	0,18	ODER-Verknüpfung (wortweise): AKKU 2 mit AKKU 1; Ergebnis in AKKU 1
XOW	–	J	0	0	N	N	N	N	16	11		0,57	0,18	Exklusiv-ODER-Verknüpfung (wortweise): AKKU 2 mit AKKU 1; Ergebnis in AKKU 1

¹⁾ Dazugezählt werden muß die Ausführungszeit der substituierten Operation

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Operation	Operanden	Beeinflußt werden				VKE			Ausführungszeit in µs				Funktionsbeschreibung
		ANZ 1	ANZ 0	OV	OS	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich		
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948	
Bittestoperationen													
Diese Operationen fragen den Zustand eines Bits ab und zeigen ihn über das VKE an.													
P	E 0.0 bis 127.7	N	N	N	N	N	J	N	☒	☒	☒	0,48	Eingangsbit auf Signalzustand "1" abfragen
P	A 0.0 bis 127.7	N	N	N	N	N	J	N	☒	☒	☒	0,48	Ausgangsbit auf Signalzustand "1" abfragen
P	M 0.0 bis 255.7	N	N	N	N	N	J	N	☒	☒	☒	0,48	Merkerbit auf Signalzustand "1" abfragen
P	T 0.0 bis 255.15	N	N	N	N	N	J	N	☒	☒	☒	0,48	Bit eines Zeitwortes auf Signalzustand "1" abfragen
P	Z 0.0 bis 255.15	N	N	N	N	N	J	N	☒	☒	☒	0,48	Bit eines Zählerwortes auf Signalzustand "1" abfragen
P	D 0.0 bis 255.15	N	N	N	N	N	J	N	☒	☒	☒	0,77	Bit eines Datenwortes (DB/DX) auf Signalzustand "1" abfragen
P	BA 0.0 bis 255.15	N	N	N	N	N	J	N	☒	☒	☒	0,48	Bit im BA-Bereich auf Signalzustand "1" abfragen
P	BB 0.0 bis 255.15	N	N	N	N	N	J	N	☒	☒	☒	0,48	Bit im BB- Bereich auf Signalzustand "1" abfragen
P	BS 0.0 bis 255.15	N	N	N	N	N	J	N	☒	☒	☒	0,48	Bit im BS- Bereich auf Signalzustand "1" abfragen
P	BT 0.0 bis 255.15	N	N	N	N	N	J	N	☒	☒	☒	0,48	Bit im BT- Bereich auf Signalzustand "1" abfragen

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Operation	Operanden	Beeinflußt werden				VKE			Ausführungszeit in µs				Funktionsbeschreibung
		ANZ 1	ANZ 0	OV	OS	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich		
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948	
Bittestoperationen													
Diese Operationen fragen den Zustand eines Bits ab und zeigen ihn über das VKE an.													
PN	E 0.0 bis 127.7	N	N	N	N	N	J	N	☒	☒	☒	0,48	Eingangsbit auf Signalzustand "0" abfragen
PN	A 0.0 bis 127.7	N	N	N	N	N	J	N	☒	☒	☒	0,48	Ausgangsbit auf Signalzustand "0" abfragen
PN	M 0.0 bis 255.7	N	N	N	N	N	J	N	☒	☒	☒	0,48	Eingangsbit auf Signalzustand "0" abfragen
PN	T 0.0 bis 255.15	N	N	N	N	N	J	N	☒	☒	☒	0,48	Bit eines Zeitwortes auf Signalzustand "0" abfragen
PN	Z 0.0 bis 255.15	N	N	N	N	N	J	N	☒	☒	☒	0,48	Bit eines Zählerwortes auf Signalzustand "0" abfragen
PN	D 0.0 bis 255.15	N	N	N	N	N	J	N	☒	☒	☒	0,77	Bit eines Datenwortes (DB/DX) auf Signalzustand "0" abfragen
PN	BA 0.0 bis 255.15	N	N	N	N	N	J	N	☒	☒	☒	0,48	Bit im BA-Bereich auf Signalzustand "0" abfragen
PN	BB 0.0 bis 255.15	N	N	N	N	N	J	N	☒	☒	☒	0,48	Bit im BB-Bereich auf Signalzustand "0" abfragen
PN	BS 0.0 bis 255.15	N	N	N	N	N	J	N	☒	☒	☒	0,48	Bit im BS-Bereich auf Signalzustand "0" abfragen
PN	BT 0.0 bis 255.15	N	N	N	N	N	J	N	☒	☒	☒	0,48	Bit im BT-Bereich auf Signalzustand "0" abfragen

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Opera- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung	
		A	A	O	O	1	2	3	☒ = Operation CPU nicht		ist mit dieser möglich			
		N Z 1	N Z 0	V	S	1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948		
Speicher- und Setzoperationen														
S=	Formaloperand	N	N	N	N	J	N	J	25 ¹⁾	23 ¹⁾		1,9 ¹⁾	0,64 ¹⁾	Einen Formaloperanden setzen (binär); (Parameterart: E, A; Parametertyp: BI)
RB=	Formaloperand	N	N	N	N	J	N	J	25 ¹⁾	22 ¹⁾		1,9 ¹⁾	0,64 ¹⁾	Einen Formaloperanden rücksetzen (binär); (Parameterart: E, A; Parametertyp: BI)
RD=	Formaloperand	N	N	N	N	J	N	J	14 ¹⁾	13 ¹⁾		1,9 ¹⁾	0,64 ¹⁾	Einen Formaloperanden für Zeiten und Zähler rücksetzen (digital); (Parameterart: T, Z)
==	Formaloperand	N	N	N	N	N	N	J	25 ¹⁾	23 ¹⁾		1,9 ¹⁾	0,64 ¹⁾	Dem Formaloperanden wird der Wert des VKE zu- gewiesen; (Parameterart: E, A; Parametertyp: BI)
SU	E 0.0 bis 127.7	N	N	N	N	N	N	J	☒	☒		☒	0,48	Ein Eingangsbit (im PAE) unbedingt setzen
SU	A 0.0 bis 127.7	N	N	N	N	N	N	J	☒	☒		☒	0,48	Ein Ausgangsbit (im PAA) unbedingt setzen
SU	M 0.0 bis 255.7	N	N	N	N	N	N	J	☒	☒		☒	0,48	Ein Merkerbit unbedingt setzen
SU	T 0.0 bis 255.15	N	N	N	N	N	N	J	☒	☒		☒	0,48	Bit eines Zeitwortes unbedingt setzen
SU	Z 0.0 bis 255.15	N	N	N	N	N	N	J	☒	☒		☒	0,48	Bit eines Zählerwortes unbedingt setzen

1) Dazugezählt werden muß die Ausführungszeit der substituierten Operation

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Operation AWL	Operanden	Beeinflusst werden				VKE			Ausführungszeit in µs				Funktionsbeschreibung	
		A N Z 1	A N Z 0	O V	O S	1 abh.	2 beinfl.	3 begr.	☒ = Operation CPU nicht ist mit dieser möglich					
		1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948						
Speicher- und Setzoperationen (Fortsetzung)														
SU	D 0.0 bis 255.15	N	N	N	N	N	N	J	☒	☒	☒	☒	0,77	Bit eines Datenwortes (DB/DX) unbedingt setzen
SU	BA 0.0 bis 255.15	N	N	N	N	N	N	J	☒	☒	☒	☒	0,48	Bit im BA-Bereich unbedingt setzen
SU	BB 0.0 bis 255.15	N	N	N	N	N	N	J	☒	☒	☒	☒	0,48	Bit im BB-Bereich unbedingt setzen
RU	E 0.0 bis 127.7	N	N	N	N	N	N	J	☒	☒	☒	☒	0,48	Ein Eingangsbit (im PAE) unbedingt rücksetzen
RU	A 0.0 bis 127.7	N	N	N	N	N	N	J	☒	☒	☒	☒	0,48	Ein Ausgangsbit (im PAA) unbedingt rücksetzen
RU	M 0.0 bis 255.7	N	N	N	N	N	N	J	☒	☒	☒	☒	0,48	Ein Merkerbit unbedingt rücksetzen
RU	T 0.0 bis 255.15	N	N	N	N	N	N	J	☒	☒	☒	☒	0,48	Bit eines Zeitwortes unbedingt rücksetzen
RU	Z 0.0 bis 255.15	N	N	N	N	N	N	J	☒	☒	☒	☒	0,48	Bit eines Zählerwortes unbedingt rücksetzen
RU	D 0.0 bis 255.15	N	N	N	N	N	N	J	☒	☒	☒	☒	0,77	Bit eines Datenwortes (DB/DX) unbedingt rücksetzen
RU	BA 0.0 bis 255.15	N	N	N	N	N	N	J	☒	☒	☒	☒	0,48	Bit im BA-Bereich unbedingt rücksetzen
RU	BB 0.0 bis 255.15	N	N	N	N	N	N	J	☒	☒	☒	☒	0,48	Bit im BB-Bereich unbedingt rücksetzen

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Operation AWL	Operanden	Beeinflußt werden				VKE			Ausführungszeit in µs				Funktionsbeschreibung	
		A	A	O	O	1	2	3	☒ = Operation CPU nicht		ist mit dieser möglich			
		N Z 1	N Z 0	V	S	1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948		
Zeit- und Zähloperationen														
SI=	Formaloperand	N	N	N	N	J	↑	N	J	14 ²⁾	16 ²⁾	1,9 ²⁾	0,64 ²⁾	Eine Zeit (Formaloperand) als Impuls starten. Wert ist im AKKU-1-L hinterlegt; (Parameterart: T).
SE=	Formaloperand	N	N	N	N	J	↑	N	J	14 ²⁾	16 ²⁾	1,9 ²⁾	0,64 ²⁾	Eine Zeit (Formaloperand) einschaltverzögernd starten. Wert ist im AKKU-1-L hinterlegt; (Parameterart: T).
SVZ=	Formaloperand	N	N	N	N	J	↑	N	J	14 ²⁾	15 ²⁾	1,9 ²⁾	0,64 ²⁾	Eine Zeit (Formaloperand) als verlängerten Impuls starten mit dem im AKKU-1-L hinterlegten Wert/einen Zähler (Formaloperand) setzen mit dem im AKKU-1-L hinterlegten Zählwert; (Parameterart: T, Z).
SSV=	Formaloperand	N	N	N	N	J	↑	N	J	14 ²⁾	16 ²⁾	1,9 ²⁾	0,64 ²⁾	Eine Zeit (Formaloperand) als speichernde Einschaltverzögerung starten mit dem im AKKU-1-L hinterlegten Wert bzw. Vorwärtszählen eines Zählers (Formaloperand); (Parameterart: T, Z).
SAR=	Formaloperand	N	N	N	N	1)	N	J		14 ²⁾	16 ²⁾	1,9 ²⁾	0,64 ²⁾	Eine Zeit (Formaloperand) als Ausschaltverzögerung starten mit dem im AKKU-1-L hinterlegten Wert bzw. Rückwärtszählen eines Zählers (Formaloperand); (Parameterart: T, Z).
FR=	Formaloperand	N	N	N	N	J	↑	N	J	12 ²⁾	13 ²⁾	1,9 ²⁾	0,64 ²⁾	Formaloperand (Zeit/Zähler) für den Neustart freigeben (siehe "FR T", "FR Z"); (Parameterart: T, Z).

1) Das VKE wird entsprechend der ausgeführten Operation ausgewertet.

2) Dazugezählt werden muß die Ausführungszeit der substituierten Operation

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Opera- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs					Funktionsbeschreibung
		A N Z 1	A N Z 0	O V	O S	1 abh.	2 beinfl.	3 begr.	☒ = Operation CPU nicht		ist mit dieser möglich			
		1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948					
Zeit- und Zähloperationen (Fortsetzung)														
FR	T 0 bis 255	N	N	N	N	J ↑ N J	1) 19/22	1) 15/16				1,6	0,18	Eine Zeit für den Neustart freigeben. Operation wird <u>nur</u> bei steigender Flanke des VKE ausgeführt (Wechsel von "0" auf "1"). Die Zeit wird neu gestartet, wenn bei der Startoperation das VKE = "1" ist.
FR	Z 0 bis 255	N	N	N	N	J ↑ N J	1) 17/22	1) 16/18				1,6	0,18	Einen Zähler für das Setzen bzw. Vorwärts-/Rückwärtszählen freigeben. Diese Operation wird <u>nur</u> bei steigender Flanke des VKE ausgeführt (Wechsel von "0" auf "1"). Der Zähler wird neu gesetzt, wenn bei der Setzoperation das VKE = "1" ist. Der Zähler wird vorwärts bzw. rückwärts gezählt, wenn bei der Operation "Vorwärtszählen" (ZV) bzw. "Rückwärtszählen" (ZR) das VKE = "1" ist.

1) Zeit gilt für VKE = "0"/VKE = "1"

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Ope- ra- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs					Funktionsbeschreibung
		A N Z 1	A N Z 0	O V	O S	1 abh.	2 beinfl.	3 begr.	☒ = Operation CPU nicht		ist mit dieser möglich			
		1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948					
Lade- und Transferoperationen														
Ladeoperationen: Der in AKKU 1 stehende Wert wird in AKKU 2 gerettet. Nicht geladene Teile von AKKU 1 werden zu Null gesetzt.														
L=	Formaloperand	N	N	N	N	N	N	N	19 ¹⁾	16 ¹⁾		2,1 ¹⁾	0,64 ¹⁾	Den Wert des Formaloperanden in den AKKU 1 laden (Parameterart: E, A, T, Z; Parametertyp: BY, W, D)
LC=	Formaloperand	N	N	N	N	N	N	N	14 ¹⁾	14 ¹⁾		1,9 ¹⁾	0,64 ¹⁾	Den Wert des Formaloperanden im BCD-Code in den AKKU 1 laden (Parameterart: T, Z)
LW=	Formaloperand	N	N	N	N	N	N	N	5 ¹⁾	15 ¹⁾		0,5 ²⁾	0,50 ¹⁾	Das Bitmuster eines Formaloperanden in den AKKU 1 laden (Parameterart: D; Parametertyp: KF, KH, KM, KY, KC, KT, KZ)
LD=	Formaloperand	N	N	N	N	N	N	N	5 ¹⁾	18 ¹⁾		0,5 ¹⁾	0,68 ¹⁾	Den Wert des Formaloperanden in den AKKU 1 laden (Parameterart: D; Parametertyp: KG)
T=	Formaloperand	N	N	N	0	N	N	N	18 ¹⁾	15 ¹⁾		2,1 ¹⁾	0,64 ¹⁾	Inhalt des AKKU 1 zum Formaloperanden transferieren (Parameterart: E, A; Parametertyp: BY, W, D)
L	BA 0 bis 255	N	N	N	N	N	N	N	23	13		0,68	0,18	Ein Wort aus dem Bereich "Anschaltung" in den AKKU-1-L laden
L	BB 0 bis 255	N	N	N	N	N	N	N	☒	13		0,68	0,18	Ein Wort aus dem erweiterten Bereich "Anschaltung" in den AKKU-1-L laden
L	BS 0 bis 255	N	N	N	N	N	N	N	23	13		0,68	0,18	Ein Wort aus dem Bereich "Systemdaten" in den AKKU-1-L laden
L	BT 0 bis 255	N	N	N	N	N	N	N	☒	13		0,68	0,18	Ein Wort aus dem erweiterten Bereich "Systemdaten" in den AKKU-1-L laden

1) Dazugezählt werden muß die Ausführungszeit der substituierten Operation

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Ope- ra- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs					Funktionsbeschreibung
		A N Z 1	A N Z 0	O V	O S	1 abh.	2 beinfl.	3 begr.	☒ = Operation CPU nicht ist mit dieser möglich					
						1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948	
Lade- und Transferoperationen (Fortsetzung)														
T	BA 0 bis 255	N	N	N	0	N	N	N	15	11		0,57	0,18	Den Inhalt des AKKU-1-L zu einem Wort des Bereichs "Anschaltung" transferieren
T	BB 0 bis 255	N	N	N	0	N	N	N	☒	11		0,57	0,18	Den Inhalt des AKKU-1-L zu einem Wort des erweiterten Bereichs "Anschaltung" transferieren
T	BS 60 bis 63	N	N	N	0	N	N	N	15	11		0,57	0,18	Den Inhalt des AKKU-1-L zu einem Wort des Bereichs "Systemdaten" transferieren
T	BT 0 bis 255	N	N	N	0	N	N	N	☒	11		0,57	0,18	Den Inhalt des AKKU-1-L zu einem Wort des erweiterten Bereichs "Systemdaten" transferieren

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Operation	Operanden	Beeinflusst werden				VKE			Ausführungszeit in μ s					Funktionsbeschreibung
		ANZ 1	ANZ 0	OV	OS	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht ist auf der vorhanden					
						1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948	
Umwandlungsoperationen														
Das Datum in AKKU 1 wird umgewandelt														
KEW	–	N	N	N	N	N	N	N	12	9		0,57	0,18	Das 1er-Komplement von AKKU-1-L (Bits 0-15) bilden.
KZW	–	J	J	J	J	N	N	N	15	11		0,57	0,18	Das 2er-Komplement von AKKU-1-L (Bits 0-15) bilden. Ergebnis über ANZ 1/ANZ 0 und OV auswertbar.
KZD	–	J	J	J	J	N	N	N	¹⁾ 25-34	¹⁾ 13-19		0,94	0,43	Das 2er-Komplement von AKKU 1 (Bits 0-31) bilden. Ergebnis über ANZ 1/ANZ 0 und OV auswertbar.
DEF	–	N	N	N	N	N	N	N	34	14		1,9	0,30	16-bit-Festpunkt von BCD in Dual umwandeln.
DUF	–	N	N	N	J	N	N	N	37	15		3,3	0,43	16-bit-Festpunkt von Dual in BCD umwandeln.
DED	–	N	N	N	N	N	N	N	¹⁾ 68-100	31		7,7	0,48	32-bit-Festpunkt von BCD in Dual umwandeln.
DUD	–	N	N	N	J	N	N	N	¹⁾ 60-79	¹⁾ 19-35		9,8	0,62	32-bit-Festpunkt von Dual in BCD umwandeln.
FDG	–	N	N	N	N	N	N	N	¹⁾ 25-54	¹⁾ 18-36		5,2	2,6	Eine Festpunktzahl (32 bit) in eine Gleitpunktzahl umwandeln.
GFD	–	N	N	N	J	N	N	N	¹⁾ 33-64	¹⁾ 15-20		4,4	1,5	Eine Gleitpunktzahl in eine Festpunktzahl (32 bit) umwandeln.

¹⁾ Die Zeit ist abhängig von der Größe des Datums in AKKU 1 (nicht linear).

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Opera- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs					Funktionsbeschreibung
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht ist mit dieser möglich					
						1	2	3	CPU 922	CPU 928		CPU 928B	CPU 948	
Schiebe- und Rotieroperationen														
Das Datum in AKKU 1 wird geschoben oder rotiert. Das zuletzt geschobene bzw. rotierte Bit kann über ANZ 1 ausgewertet werden.														
SLW	0-15 ¹⁾	J	0	0	0	N	N	N	2) 12-19	2) 6-12		1,9	0,32	Inhalt von AKKU-1-L (Wort) um den angegebenen Wert n (n = 0 bis 15) nach links schieben. Freiwerdende Stellen werden mit Nullen aufgefüllt.
SRW	0-15 ¹⁾	J	0	0	0	N	N	N	2) 11-18	2) 6-12		2,0	0,32	Inhalt von AKKU-1-L (Wort) um den angegebenen Wert n (n = 0 bis 15) nach rechts schieben. Freiwerdende Stellen werden mit Nullen aufgefüllt.
SLD	0-32 ¹⁾	J	0	0	0	N	N	N	2) 23-36	2) 7-23		2,6	0,48	Inhalt von AKKU 1 (Doppelwort) um den angegebenen Wert n (n = 0 bis 32) nach links schieben. Freiwerdende Stellen werden mit Nullen aufgefüllt.
SVW	0-15 ¹⁾	J	0	0	0	N	N	N	2) 21-24	2) 7-13		2,1	0,32	Inhalt von AKKU-1-L (Wort) mit Vorzeichen um den angegebenen Wert n (n = 0 bis 15) nach rechts schieben. Freiwerdende Stellen werden mit dem Vorzeichen (Bit 15) aufgefüllt.
SVD	0-32 ¹⁾	J	0	0	0	N	N	N	2) 26-38	2) 7-25		3,5	0,48	Inhalt von AKKU 1 (Doppelwort) mit Vorzeichen um den angegebenen Wert n (n = 0 bis 32) nach rechts schieben. Freiwerdende Stellen werden mit dem Vorzeichen (Bit 31) aufgefüllt.
RLD	0-32 ¹⁾	J	0	0	0	N	N	N	2) 27-44	2) 6-26		2,6	0,48	Rotieren des AKKU 1 (32 bit breit) um 0 bis 32 Stellen nach links.
RRD	0-32 ¹⁾	J	0	0	0	N	N	N	2) 26-44	2) 7-26		2,7	0,48	Rotieren des AKKU 1 (32 bit breit) um 0 bis 32 Stellen nach rechts.

1) Bei Operandenwert = "0" wird eine Null-Operation ausgeführt; die Anzeigen werden nicht beeinflusst.

2) Die Zeit ist abhängig von der Größe des Operanden (nicht linear).

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Opera- tion AWL	Operanden	Beeinflusst werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung	
		ANZ 1	ANZ 0	OV	OS	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich			
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948		
Sprungoperationen														
Die Sprungoperationen werden in Abhängigkeit vom VKE (nur Operation SPB) oder von ANZ 1/ANZ 0 und den Bits OV und OS ausgeführt (siehe "Auswertung von ANZ 1 und ANZ 0", S. 143)														
SPA=	Symboladresse max. 4 Zeichen	N	N	N	N	N	N	N	10	1,5		1,0	0,59	Unbedingt zur Symboladresse springen
SPB=	Symboladresse max. 4 Zeichen	N	N	N	N	J	1	J	13	1) 1/2		1,0	1) 0,4/0,8	Bedingter Sprung zur Symboladresse; wird nur bei VKE = "1" ausgeführt. Ist VKE = "0", wird das VKE auf "1" gesetzt
SPZ=	Symboladresse max. 4 Zeichen	N	N	N	N	N	N	N	12	1) 11/12		1,4	1) 0,4/0,8	Sprung bei Ergebnis "0"; wird nur ausgeführt, wenn ANZ 1 = "0" und ANZ 0 = "0".
SPN=	Symboladresse max. 4 Zeichen	N	N	N	N	N	N	N	12	1) 10/13		1,4	1) 0,4/0,8	Sprung bei Ergebnis ≠ "0"; wird nur ausgeführt, ²⁾ wenn ANZ 1 = "0" und ANZ 0 = "1" oder ANZ 1 = "1" und ANZ 0 = "0" oder ANZ 1 = "1" und ANZ 0 = "1".
SPP=	Symboladresse max. 4 Zeichen	N	N	N	N	N	N	N	13	1) 10/13		1,4	1) 0,4/0,8	Sprung bei Ergebnis > "0"; wird nur ausgeführt, wenn ANZ 1 = "1" und ANZ 0 = "0".
SPM=	Symboladresse max. 4 Zeichen	N	N	N	N	N	N	N	13	1) 12/14		1,4	1) 0,4/0,8	Sprung bei Ergebnis < "0"; wird nur ausgeführt, wenn ANZ 1 = "0" und ANZ 0 = "1"
SPO=	Symboladresse max. 4 Zeichen	N	N	N	N	N	N	N	12	1) 11/14		1,4	1) 0,4/0,8	Sprung bei "Überlauf"; wird nur ausgeführt, wenn die Anzeige OV gesetzt ist.
SPS=	Symboladresse max. 4 Zeichen	N	N	N	0	N	N	N	17	1) 13/14		1,3	1) 0,7/0,9	Sprung bei "Überlauf speichernd"; wird nur ausgeführt, wenn die Anzeige OS gesetzt ist.

1) Sprungbedingung: nicht erfüllt/erfüllt

2) bei CPU 948 keine Ausführung, wenn ANZ 1 = "1" und ANZ 0 = "1" ist

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Ope- ra- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung	
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.				☒ = Operation CPU nicht	ist mit dieser möglich			
						1	2	3	CPU 922	CPU 928		CPU 928B		CPU 948
Sonstige Operationen														
AS	–	N	N	N	N	N	N	N	12	25		52	0,30	Prozeßalarmbearbeitung sperren; Prozeßalarme werden nicht mehr ausgeführt
AF	–	N	N	N	N	N	N	N	12	25		52	0,30	Prozeßalarmbearbeitung freigeben; hebt die Wirkung der Operation AS wieder auf.
AFS	–	N	N	N	N	N	N	N	☒	☒	☒	☒	0,32	Adressierfehler sperren
AFF	–	N	N	N	N	N	N	N	☒	☒	☒	☒	0,32	Adressierfehler freigeben; hebt die Wirkung der Operation AFS wieder auf.
BAS	–	N	N	N	N	J	N	J	☒	☒	☒	☒	0,50	Befehlsausgabe sperren; PAA wird nicht mehr beeinflußt d. h. die Ausgänge werden durch die Operationen "S A..", "R A..", "=A..", "T PY.." und "T PW." nicht mehr verändert.
BAF	–	N	N	N	N	J	N	J	☒	☒	☒	☒	0,50	Befehlsausgabe freigeben; hebt die Wirkung der Operation BAS wieder auf.

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Operation AWL	Operanden	Beeinflußt werden				VKE			Ausführungszeit in µs				Funktionsbeschreibung	
		A	A	O	O	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich			
		N	N	V	S	1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948		
Sonstige Operationen (Fortsetzung)														
D	0-255	N	N	N	N	N	N	N	11	9		0,57	0,18	Das Low-Byte (Bits 0 bis 7) von AKKU 1 um den Wert n (n = 0 bis 255) dekrementieren (kein Übertrag)
I	0-255	N	N	N	N	N	N	N	11	9		0,57	0,18	Das Low-Byte (Bits 0 bis 7) von AKKU 1 um den Wert n (n = 0 bis 255) inkrementieren (kein Übertrag)
ENT	–	N	N	N	N	N	N	N	26	8		0,75	0,39	Die AKKU-Inhalte werden umgespeichert ¹⁾
SES	0-31 ²⁾	J	0	N	N	N	N	N	32-37	23		4,1 ³⁾	3,0 ³⁾	Semaphor mit der angegebenen Nummer setzen (Befehl gilt ausschließlich für Mehrprozessorbetrieb)
SEF	0-31 ²⁾	J	0	N	N	N	N	N	32-36	23		4,1 ³⁾	3,1 ³⁾	Semaphor mit der angegebenen Nummer freigeben (Befehl gilt ausschließlich für Mehrprozessorbetrieb)

1) Neuer Wert von := alter Wert von
 AKKU 1 := AKKU 1
 AKKU 2 := AKKU 2
 AKKU 3 := AKKU 2
 AKKU 4 := AKKU 3
 Der ursprüngliche Inhalt von AKKU 4 geht verloren

2) Semaphorzellen auf der Baugruppe "Koordinator"

3) Hinzu kommt die Wartezeit für die Buszuteilung

Ergänzende Operationen

Verwendbar in Funktionsbausteinen

Opera- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung		
		A	A	O	O	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich				
		N	N	V	S	1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948			
Sonstige Operationen (Fortsetzung)															
B=	Formaloperand	1)	1)	1)	1)	N	1)	1)	2)	12-15	15 2)		1,7 2)	0,82 2)	Baustein (als Formaloperanden) aufrufen (Nur A DB, SPA PB/FB/SB/OB können substituiert werden)
B	DW 0 bis 255	N	N	N	N	N	N	N		20-26	12-26		3,3	0,84 2)	Datenwort bearbeiten: die nachfolgende Operation wird mit dem Operanden ausgeführt, dessen Wert im DW steht. 3)
B	MW 0 bis 254	N	N	N	N	N	N	N		19-25	23-26		3,2	0,75 2)	Merkerwort bearbeiten: die nachfolgende Operation wird mit dem Operanden ausgeführt, dessen Wert im MW steht. 3)

1) Die Anzeigen werden entsprechend der ausgeführten Operation ausgewertet und verändert.

2) Dazugezählt werden muß die Ausführungszeit der substituierten Operation

3) Zulässige Operationen:

- U., UN., O., ON., S., R., =,
mit den Bereichen E, A, M und S,

- FR T, R T, SA T, SE T, SI T, SS T, SV T,
FR Z, R Z, S Z, ZR Z, ZV Z,

- L., T.,
mit den Bereichen P, Q, E, A, M, S, D, BA, BB, BS und BT,

- L T, L Z,

- LC T, LC Z,

- SPA=, SPB=, SPZ=, SPN=, SPP=, SPM=, SPO=,

- SLW, SRW,

- D, I, SES, SEF,

- A DB, SPA., SPB., E DB, EX DX, AX DX, BAB FX, BA FX

Systemoperationen

Verwendbar in Funktionsbausteinen

Opera- ra- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung ³⁾
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich		
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948	
Lade- und Transferoperationen													
LIR	Register-Nr. 0 bis 15	N	N	N	N	N	N	N	26-35	7-23	2) 45-51	2) 0,9-2,1	Das Register mit dem Inhalt eines Speicherwortes ¹⁾ (durch AKKU 1 adressiert) laden.
TIR	Register-Nr. 0 bis 15	N	N	N	N	N	N	N	26-38	5-19	2) 36-50	2) 0,7-1,9	Den Registerinhalt in das Speicherwort (durch AKKU 1 adressiert) transferieren. ¹⁾

¹⁾ Register bei LIR und TIR (Registerbreite = 16 bit)

Reg.-Nr.	Bezeichnung und Bedeutung des Registers	
0	AKKU-1-H	höherwertiges Wort von AKKU 1
1	AKKU-1-L	niederwertiges Wort von AKKU 1
2	AKKU-2-H	höherwertiges Wort von AKKU 2
3	AKKU-2-L	niederwertiges Wort von AKKU 2
5	BSP (nur bei CPU 922/948)	Baustein-STACK-Pointer
6	DBA	Anfangsadresse des aufgeschla- genen Datenbausteins (Adr. des 1. DW)
8	DBL (nicht bei CPU 922)	Länge des aufgeschlagenen Datenbausteins (Anzahl der DW)
9	AKKU-3-H	höherwertiges Wort von AKKU 3
10	AKKU-3-L	niederwertiges Wort von AKKU 3
11	AKKU-4-H	höherwertiges Wort von AKKU 4
12	AKKU-4-L	niederwertiges Wort von AKKU 4
15	SAZ (nicht bei CPU 948)	STEP-Adresszähler

²⁾ Ausführungszeit bei Einzelprozessorbetrieb und bei Buszuteilung im Mehrprozessorbetrieb; Quittung durch Peripherie innerhalb max. 0,1 µs bzw. entsprechend längere Ausführungszeit bei längerer Quittungszeit.

³⁾ **Abweichungen bei CPU 948:**
Die Operationen LIR/TIR arbeiten mit 20-bit-Absolutadressen.

Angabe der Adresse in AKKU 1:

AKKU-1-H: Bit-Nr. 15 bis 4= 0
Bit-Nr. 3 bis 0= Adreßbits Nr. 19 bis 16

AKKU-1-L: Bit-Nr. 15 bis 0= Adreßbits Nr. 15 bis 0

- Zugriff auf den 8-bit-Speicher:

LIR: das High-Byte des Reg. wird mit FFH beschrieben
(außer bei CPU 948, S-Merker und Peripherie)

TIR: das High-Byte des Reg. geht verloren

Systemoperationen

Verwendbar in Funktionsbausteinen

Operation	Operanden	Beeinflusst werden				VKE			Ausführungszeit in μ s				Funktionsbeschreibung	
		ANZ 1	ANZ 0	OV	OS	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich			
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948		
Lade- und Transferoperationen (Fortsetzung)														
Die Operationen arbeiten mit 20-bit-Absolutadressen.														
LDI	Register-Name 1)	N	N	N	N	N	N	N	☒	☒	☒	☒	2) 1,1-3,2	Das angegebene 32-bit-Register mit dem Inhalt eines durch AKKU-1-H/L adressierten Speicherwortes n und dem darauffolgenden Wort n+1 laden: Register HIGH = Speicherwort n Register LOW = Speicherwort n+1
TDI	Register-Name 1)	N	N	N	0	N	N	N	☒	☒	☒	☒	2) 1,0-2,4	Den Inhalt des angegebenen 32-bit-Registers in das durch AKKU-1-H/L adressierte Speicherwort n und das darauffolgende Wort n+1 transferieren: Speicherwort n = Register HIGH Speicherwort n+1 = Register LOW

1) Register bei LDI und TDI (Registerbreite = 32 bit)

Reg.-Nr.	Bezeichnung und Bedeutung des Registers
A1	AKKU 1
A2	AKKU 2
SA	SAZ = STEP-Adreßzähler
BA	BA-Register (Bausteinanfangsadresse, Bit-Nr. 0 bis 19)
BR	BR-Register (Bausteinadreßregister, Bit-Nr. 0 bis 19)

- Zugriffe auf 8-bit-Speicher:

LDI: die HIGH-Bytes des Reg. werden mit FFH beschrieben (außer bei CPU 948, S-Merker und Peripherie)

TDI: die HIGH-Bytes des Reg. gehen verloren

2) Ausführungszeit bei Einzelprozessorbetrieb und bei Buszuteilung im Mehrprozessorbetrieb; Quittung durch Peripherie innerhalb max. 0,1 μ s bzw. entsprechend längere Ausführungszeit bei längerer Quittungszeit.

3) Angabe der Adresse in AKKU 1:

AKKU-1-H: Bit-Nr. 15 bis 4= 0
Bit-Nr. 3 bis 0= Adreßbits Nr. 19 bis 16

AKKU-1-L: Bit-Nr. 15 bis 0= Adreßbits Nr. 15 bis 0

Systemoperationen

Verwendbar in Funktionsbausteinen

Operation AWL	Operanden	Beeinflußt werden				VKE			Ausführungszeit in µs				Funktionsbeschreibung (nur CPU 922/928/928B)	
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich			
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948		
Lade- und Transferoperationen (Fortsetzung)														
TNB	Bereichslänge 0 bis 255	N	N	N	0 ¹⁾	N	N	N	54 - 1530	66 - 1226		2) 100- 1258	☒	Blocktransfer 0 - 255 Bytes: ³⁾ Zielbereichs-Endadresse in AKKU-1-L Quellbereichs-Endadresse in AKKU-2-L
TNW	Bereichslänge 0 bis 255	N	N	N	0 ¹⁾	N	N	N	55 - 3010	65 - 2340		2) 95- 2400	☒	Blocktransfer 0 - 255 Wörter: ³⁾ Zielbereichs-Endadresse in AKKU-1-L Quellbereichs-Endadresse in AKKU-2-L

1) Bei CPU 928/928B wird durch TNB 0/TNW 0 das OS-Bit nicht beeinflusst.

2) Ausführungszeit bei Einzelprozessorbetrieb und bei Buszuteilung im Mehrprozessorbetrieb; Quittung durch Peripherie innerhalb max. 0,1 µs bzw. entsprechend längere Ausführungszeit bei längerer Quittungszeit.

3) Blocktransferbefehle arbeiten dekrementierend, d.h. beginnend mit der Endadresse wird die angegebene Anzahl von Wörtern/Bytes übertragen. Quell- und Zielbereich müssen jeder für sich vollständig in einem der folgenden Speicherbereiche liegen:

Adreßbereich	CPU 922	CPU 928	CPU 928B
0000 - 7FFF (16 bit)	■	■	■
8000 - DD7F (16 bit)		■	■
DD80 - E3FF (16 bit)		■	■
E400 - E7FF (8 bit)			■
E400 - E7FF (16 bit)		■	
E800 - EDFF (16 bit)		■	■
AC00 - EDFF (16 bit)	■		
EE00 - EFFF (8 bit)	■	■	■
F000 - FFFF (8 bit)	■	■	■

Beim Blocktransfer zwischen 8- und 16-bit-breiten Speicherbereichen wird entsprechend konvertiert: zwei Bytes werden zu einem Wort zusammengefaßt und umgekehrt.

Systemoperationen

Verwendbar in Funktionsbausteinen

Operation AWL	Operanden	Beeinflußt werden				VKE			Ausführungszeit in µs				Funktionsbeschreibung (nur CPU 948)
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich		
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948	

Lade- und Transferoperationen (Fortsetzung)

Die hier aufgeführten Blocktransferoperationen der CPU 948 arbeiten mit 20-bit-Absolutadressen. Nur diese Operationen können durch Quittungsfehler (QVZ) und Netztasfall (NAU) unterbrochen werden.

Operation	Bereichslänge	A	N	Z	0	O	V	O	S	1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948	Funktionsbeschreibung	
TNW	0 bis 255	N	N	N	0	N	N	N	N								2-250 1) 3-560	Wortweiser Blocktransfer im 16-bit-Speicherbereich ²⁾
TXB	–	N	N	N	0	N	N	N	N								3-180 1) 5-480	Blocktransfer vom 8-bit- in den 16-bit-Speicherbereich: ²⁾ Das Byte von Adresse n wird in das High-Byte, das Byte von Adresse n+1 in das Low-Byte des Quelldatums transferiert
TXW	–	N	N	N	0	N	N	N	N								3-180 1) 5-480	Blocktransfer vom 16-bit- in den 8-bit-Speicherbereich: ²⁾ Das High-Byte des Quelldatums wird in das Byte mit Adresse n, das Low-Byte des Quelldatums in das Byte mit Adresse n+1 transferiert.

1) Ausführungszeit bei Einzelprozessorbetrieb und bei Buszuteilung im Mehrprozessorbetrieb; Quittung durch Peripherie innerhalb max. 0,1 µs bzw. entsprechend längere Ausführungszeit bei längerer Quittungszeit.

2) Blocktransferbefehle arbeiten dekrementierend, d.h. beginnend mit der Endadresse wird die angegebene Anzahl von Wörtern übertragen. Die Zielbereichs-Endadresse (20 bit) muß in AKKU 1, die Quellbereichs-Endadresse (20 bit) in AKKU 2 stehen. Quell- und Zielbereich müssen jeder für sich vollständig in einem in der Tabelle genannten Speicherbereiche liegen.

Adreßbereich der CPU 948
0 0000 bis E FBFF (16 bit)
E A000 bis E AFFF (8 bit - S-Merker)
E FC00 bis E FFFF (8 bit)
F 0000 bis F FFFF (8/16 bit)

Bei TXB und TXW muß AKKU 3 die Blocklänge (Anzahl Wörter, 0 bis 127) enthalten

Beim Blocktransfer zwischen 8- und 16-bit-breiten Speicherbereichen wird entsprechend konvertiert: zwei Bytes werden zu einem Wort zusammengefaßt und umgekehrt

Systemoperationen

Verwendbar in Funktionsbausteinen

Operation	Operanden	Beeinflusst werden				VKE			Ausführungszeit in µs				Funktionsbeschreibung	
		ANZ 1	ANZ 0	OV	OS	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich			
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948		
Arithmetische Operationen														
ADD	BF -128 bis +127	N	N	N	N	N	N	N	12	11		0,57	0,18	Byte-Konstante (Festpunkt) zum AKKU-1-L addieren (vorzeichenexpandiert). AKKU 2 bis AKKU 4 bleiben unverändert.
ADD	KF - 32768 bis + 32767	N	N	N	N	N	N	N	13	12		1,2	0,39	Festpunkt-Konstante (Wort) zum AKKU-1-L addieren. AKKU 2 bis AKKU 4 bleiben unverändert.
ADD	DH 0 bis FFFF FFFF	N	N	N	N	N	N	N	20,2 ¹⁾	14		1,7	0,57	Doppelwort-Konstante (Hexadezimal) zum AKKU 1 addieren. AKKU 2 bis AKKU 4 bleiben unverändert.
+D	-	J	J	J	J	N	N	N	¹⁾ 38 -41	17-19		1,6	0,64	Zwei Doppelwort-Festpunktzahlen addieren: ²⁾ AKKU 2 + AKKU 1; Das Ergebnis ist über ANZ 1/ANZ 0 auswertbar.
-D	-	J	J	J	J	N	N	N	¹⁾ 42 -46	20-23		1,6	0,62	Zwei Doppelwort-Festpunktzahlen subtrahieren: ²⁾ AKKU 2 - AKKU 1; Das Ergebnis ist über ANZ 1/ANZ 0 auswertbar.

¹⁾ Operation ist ab Ausgabe 09 möglich.

²⁾ Veränderung von AKKU 2 und AKKU 3 siehe Arithmetische Operationen S. 38

Systemoperationen

Verwendbar in Funktionsbausteinen

Operation AWL	Operanden	Beeinflußt werden				VKE			Ausführungszeit in µs				Funktionsbeschreibung	
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich			
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948		
Sprungoperation														
SPR	- 32768 bis + 32767	N	N	N	N	N	N	N	15	11		1,2	0,68	Beliebiger Sprung innerhalb eines Funktionsbausteines.
Sonstige Operationen														
BI	-	1) ¹⁾	1) ¹⁾	1) ¹⁾	1) ¹⁾	1) ¹⁾	1) ¹⁾	1) ¹⁾	2) ²⁾ 15-19	18 ²⁾		1,7 ²⁾	1,1 ²⁾	Eine Operation ausführen, deren Operationscode ³⁾ in einem Formaloperanden abgelegt ist. Die Nummer des Formaloperanden muß im AKKU 1 hinterlegt sein.
B	BS 60 bis 63	1) ¹⁾	1) ¹⁾	1) ¹⁾	1) ¹⁾	1) ¹⁾	1) ¹⁾	1) ¹⁾	16 ²⁾	17 ²⁾		0,93 ²⁾	0,71 ²⁾	Eine Operation ausführen, deren Operationscode ³⁾ im Systemdatum hinterlegt ist.
TAK	-	N	N	N	N	N	N	N	24	9		0,88	0,18 ²⁾	Den Inhalt von AKKU 1 und AKKU 2 tauschen.

1) Die Anzeigen werden entsprechend der ausgeführten Operation ausgewertet und verändert.

2) Dazugezählt werden muß die Ausführungszeit der durchgeführten Operation.

3) Zulässige Operationen:

- U..., UN..., O..., ON..., S..., R..., =...
mit den Bereichen E, A, M und S,

- FR T, R T, SA T, SE T, SI T, SS T, SV T,
FR Z, R Z, S Z, ZR Z, ZV Z,

- L..., T...
mit den Bereichen P, Q, E, A, M, S, D, BA, BB, BS und BT,

- L T, L Z,

- LC T, LC Z,

- SPA=, SPB=, SPZ=, SPN=, SPP=, SPM=, SPO=,

- SLW, SRW,

- D, I, SES, SEF,

- A DB, SPA..., SPB..., E DB, EX DX, AX DX, BAB FX, BA FX

Systemoperationen

Verwendbar in Funktionsbausteinen

Ope- ra- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung	
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht ist mit dieser möglich					
						1	2	3	CPU 922	CPU 928		CPU 928B		CPU 948
Sonstige Operationen (Fortsetzung)														
STS	–	N	N	N	N	N	N	N	☒	☒		☒	1) 2,0	Stopp-Operation; führt zum direkten Übergang in den kommunikationsfähigen Stopp (Betriebszustand WEICHER STOP)
STW	–	N	N	N	N	N	N	N	☒	☒		☒	–	Stopp-Operation; führt zum "harten" Stopp; dieser kann nur über NETZ AUS/NETZ EIN verlassen werden
SIM	–	N	N	N	N	N	N	N	☒	☒		☒	0,48	Interruptmaske setzen (Bitmuster in AKKU 1 - 32 bit)
LIM	–	N	N	N	N	N	N	N	☒	☒		☒	0,18	Interruptmaske (32 bit) nach AKKU 1 laden

1) Hinzu kommt die Zeit für den USTACK-Aufbau (ca 6,5 µs)

Systemoperationen

Verwendbar in Funktionsbausteinen

Ope- ra- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich		
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948	
Setzoperationen													
SU	BS 60.0 bis 63.15	N	N	N	N	N	N	J	☒	☒	☒	0,48	Bit im BS-Bereich unbedingt setzen
SU	BT 0.0 bis BT 255.15	N	N	N	N	N	N	J	☒	☒	☒	0,48	Bit im BT-Bereich unbedingt setzen
RU	BS 60.0 bis 63.15	N	N	N	N	N	N	J	☒	☒	☒	0,48	Bit im BS-Bereich unbedingt rücksetzen
RU	BT 0.0 bis BT 255.15	N	N	N	N	N	N	J	☒	☒	☒	0,48	Bit im BT-Bereich unbedingt rücksetzen

Systemoperationen

Verwendbar in Funktionsbausteinen

Operation	Operanden	Beeinflusst werden				VKE			Ausführungszeit in μ s				Funktionsbeschreibung (nur für CPU 928/928B)
		ANZ 1	ANZ 0	OV	OS	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich		
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948	
Register-Register-Transferoperationen													
Diese Operationen transferieren den Inhalt eines Registers in ein anderes Register.													
MAS	–	N	N	N	N	N	N	N	☒	9	0,88	☒	Den Inhalt des AKKU 1 (Bit 2^0 bis 2^{14}) in den STEP-Adreßzähler (SAZ) transferieren.
MAB	–	N	N	N	N	N	N	N	☒	12	0,62	☒	Den Inhalt des AKKU 1 (Bit 2^0 bis 2^{31}) in das BR-Register transferieren.
MSA	–	N	N	N	N	N	N	N	☒	11	0,69	☒	Den Inhalt des STEP-Adreßzählers (SAZ) in den AKKU 1 transferieren.
MSB	–	N	N	N	N	N	N	N	☒	11	0,69	☒	Den Inhalt des des STEP-Adreßzählers (SAZ) in ¹⁾ das BR-Register transferieren.
MBA	–	N	N	N	N	N	N	N	☒	12	0,62	☒	Den Inhalt des BR-Registers in den AKKU 1 transferieren.
MBS	–	N	N	N	N	N	N	N	☒	10	0,88	☒	Den Inhalt des BR-Registers (Bit 2^0 bis 2^{14}) in den STEP-Adreßzähler (SAZ) transferieren.
Lade-, Transfer- und Rechenoperationen mit dem Basisadreßregister													
Das BR-Register (32 bit) ermöglicht Adreßrechnungen und indirekte Lade- und Transferoperationen ohne Verwendung der AKKUs für die Adressierung. Es gilt: Absolute Adresse = BR-Registerinhalt + Konstante													
MBR	0 bis F FFFF	N	N	N	N	N	N	N	☒	15	1,1	☒	Das BR-Register mit einer 20-bit-Konstanten ²⁾ laden.
ABR	- 32768 bis + 32767	N	N	N	N	N	N	N	☒	14	1,1	☒	Eine 16-bit-Konstante zum Inhalt des BR-Registers addieren.

¹⁾ Die Bits 2^{15} bis 2^{31} werden zu "0" gesetzt.

²⁾ Die Bits 2^{20} bis 2^{31} des BR-Registers werden zu "0" gesetzt.

Systemoperationen

Verwendbar in Funktionsbausteinen

Operation	Operanden	Beeinflusst werden				VKE			Ausführungszeit in μ s				Funktionsbeschreibung (nur für CPU 948)
		ANZ 1	ANZ 0	OV	OS	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich		
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948	
Register-Register-Transferoperationen													
Diese Operationen transferieren den Inhalt eines Registers in ein anderes Register.													
MAS	–	N	N	N	N	N	N	N	☒	☒	☒	0,66	Den Inhalt des AKKU 1 (Bit 2^0 bis 2^{19}) in den STEP-Adreßzähler (SAZ) transferieren.
MAB	–	N	N	N	N	N	N	N	☒	☒	☒	0,30	Den Inhalt des AKKU 1 (Bit 2^0 bis 2^{19}) in das BR-Register transferieren.
MSA	–	N	N	N	N	N	N	N	☒	☒	☒	0,30	Den Inhalt des STEP-Adreßzählers (SAZ) in den AKKU 1 transferieren.
MSB	–	N	N	N	N	N	N	N	☒	☒	☒	0,18	Den Inhalt des des STEP-Adreßzählers (SAZ) in ¹⁾ das BR-Register transferieren.
MBA	–	N	N	N	N	N	N	N	☒	☒	☒	0,30	Den Inhalt des BR-Registers in den AKKU 1 transferieren.
MBS	–	N	N	N	N	N	N	N	☒	☒	☒	0,48	Den Inhalt des BR-Registers in den STEP-Adreßzähler (SAZ) transferieren.
Lade-, Transfer- und Rechenoperationen mit dem Basisadreßregister													
Das BR-Register (20 bit) ermöglicht Adreßrechnungen und indirekte Lade- und Transferoperationen ohne Verwendung der AKKUs für die Adressierung. Es gilt: Absolute Adresse = BR-Registerinhalt + Konstante													
MBR	0 bis F FFFF	N	N	N	N	N	N	N	☒	☒	☒	0,48	Das BR-Register mit einer 20-bit-Konstanten laden.
ABR	- 32768 bis + 32767	N	N	N	N	N	N	N	☒	☒	☒	039	Eine 16-bit-Konstante zum Inhalt des BR-Registers addieren.

1) Die Bits 2^{20} bis 2^{31} werden zu "0" gesetzt.

Systemoperationen

Verwendbar in Funktionsbausteinen

Operation AWL	Operanden	Beeinflusst werden				VKE			Ausführungszeit in μ s				Funktionsbeschreibung
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			<input checked="" type="checkbox"/> = Operation CPU nicht		ist mit dieser möglich		
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948	
Zugriffe auf den lokalen, wortweise organisierten Speicher:													
LRW	- 32768 bis + 32767	N	N	N	N	N	N	N	<input checked="" type="checkbox"/>	22	3,6	0,59	Die angegebene Konstante zum Inhalt des BR- ¹⁾ Registers addieren und das so adressierte Wort in den AKKU-1-L laden.
LRD	- 32768 bis + 32767	N	N	N	N	N	N	N	<input checked="" type="checkbox"/>	30	5,0	0,77	Die angegebene Konstante zum Inhalt des BR- ¹⁾ Registers addieren und das so adressierte Doppelwort in den AKKU 1 laden.
TRW	- 32768 bis + 32767	N	N	N	0	N	N	N	<input checked="" type="checkbox"/>	21	3,4	0,59	Die angegebene Konstante zum Inhalt des BR- ¹⁾ Registers addieren und den Inhalt des AKKU-1-L in das so adressierte Wort transferieren.
TRD	- 32768 bis + 32767	N	N	N	0	N	N	N	<input checked="" type="checkbox"/>	28	5,0	0,77	Die angegebene Konstante zum Inhalt des BR- ¹⁾ Registers addieren und den Inhalt des AKKU 1 in das so adressierte Doppelwort transferieren.
Belegzelle testen und setzen (Globalbereich):													
TSG	- 32768 bis + 32767	J	J	0	N	N	N	N	<input checked="" type="checkbox"/>	26 ²⁾	4,7 ²⁾	2,9 ²⁾	Die angegebene Konstante zum Inhalt des BR- ¹⁾ Registers addieren und die so adressierte Belegzelle testen und setzen.

1) Zulässige Absolutadressen:

	CPU 928/928B	CPU 948
LRW/TRW	0000 bis E3FF und E800 bis EDFF	0 0000 bis E FBFF
LRD/TRD	0000 bis E3FE und E800 bis EDFE	0 0000 bis E FBFE
TSG	0000 bis EFFF	F 0000 bis F FFFF

2) Ausführungszeit bei Einzelprozessorbetrieb und bei Buszuteilung im Mehrprozessorbetrieb; Quittung durch Peripherie innerhalb max. 0,1 μ s bzw. entsprechend längere Ausführungszeiten bei längerer Quittungszeit.

Systemoperationen

Verwendbar in Funktionsbausteinen

Ope- ra- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich		
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948	
Zugriffe auf den globalen, <u>byteweise</u> organisierten Speicher:													
LB GB	- 32768 bis + 32767	N	N	N	N	N	N	N	☒	22 ¹⁾	3,0 ¹⁾	1,8 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und das so adressierte Byte in den AKKU-1-LL laden.
LB GW	- 32768 bis + 32767	N	N	N	N	N	N	N	☒	26 ¹⁾	3,9 ¹⁾	2,4 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und das so adressierte Wort in den AKKU-1-L laden.
LB GD	- 32768 bis + 32767	N	N	N	N	N	N	N	☒	31 ¹⁾	5,5 ¹⁾	4,4 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und das so adressierte Doppelwort in den AKKU 1 laden.
TB GB	- 32768 bis + 32767	N	N	N	0	N	N	N	☒	21 ¹⁾	2,9 ¹⁾	1,8 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und den Inhalt des AKKU-1-LL in das so adressierte Byte transferieren.
TB GW	- 32768 bis + 32767	N	N	N	0	N	N	N	☒	25 ¹⁾	3,7 ¹⁾	2,5 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und den Inhalt des AKKU-1-L in das so adressierte Wort transferieren.
TB GD	- 32768 bis + 32767	N	N	N	0	N	N	N	☒	30 ¹⁾	5,3 ¹⁾	4,0 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und den Inhalt des AKKU 1 in das so adressierte Doppelwort transferieren.

1) Ausführungszeit bei Einzelprozessorbetrieb und bei Buszuteilung im Mehrprozessorbetrieb; Quittung durch Peripherie innerhalb max. 0,1 µs bzw. entsprechend längere Ausführungszeiten bei längerer Quittungszeit.

2) Zulässige Absolutadressen:

	CPU 928/928B	CPU 948
LB GB/TB GW	0000 bis EFFF	F 0000 bis F FFFF
LB GW/TB GW	0000 bis EFFE	F 0000 bis F FFFE
LB GD/TB GD	0000 bis EFFC	F 0000 bis F FFFC

Systemoperationen

Verwendbar in Funktionsbausteinen

Opera- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich		
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948	
Zugriffe auf den globalen, wortweise organisierten Speicher:													
LW GW	- 32768 bis + 32767	N	N	N	N	N	N	N	☒	27 ¹⁾	4,3 ¹⁾	1,8 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und das so adressierte Wort in den AKKU-1-L laden.
LW GD	- 32768 bis + 32767	N	N	N	N	N	N	N	☒	33 ¹⁾	5,7 ¹⁾	2,4 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und das so adressierte Doppelwort in den AKKU 1 laden.
TW GW	- 32768 bis + 32767	N	N	N	0	N	N	N	☒	26 ¹⁾	4,0 ¹⁾	1,8 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und den Inhalt des AKKU-1-L in das so adressierte Wort transferieren.
TW GD	- 32768 bis + 32767	N	N	N	0	N	N	N	☒	32 ¹⁾	5,4 ¹⁾	2,5 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und den Inhalt des AKKU 1 in das so adressierte Doppelwort transferieren.
Kachel aufschlagen:													
ACR	–	N	N	N	N	N	N	N	☒	11 ¹⁾	0,57 ¹⁾	0,32 ¹⁾	Diejenige Kachel aufschlagen, deren Nummer im ³⁾ AKKU-1-L steht.
Belegzelle testen und setzen (Kachelbereich):													
TSC	- 32768 bis + 32767	J	J	0	N	N	N	N	☒	29 ¹⁾	5,3 ¹⁾	3,6 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und die so adressierte Belegzelle auf der aufgeschlagenen Kachel testen und setzen.

¹⁾ Ausführungszeit bei Einzelprozessorbetrieb und bei Buszuteilung im Mehrprozessorbetrieb; Quittung durch Peripherie innerhalb max. 0,1 ms bzw. entsprechend längere Ausführungszeiten bei längerer Quittungszeit.

²⁾ Zulässige Absolutadressen:

	CPU 928/928B	CPU 948
LW GB/TW GW	0000 bis EFFF	F 0000 bis F FFFF
LW GW/TW GW	0000 bis EFFE	F 0000 bis F FFEE
TSC	F400 bis FBFF	F F400 bis F FBFF

³⁾ Zulässige Werte: 0 bis 255

Systemoperationen

Verwendbar in Funktionsbausteinen

Operation AWL	Operanden	Beeinflusst werden				VKE			Ausführungszeit in µs				Funktionsbeschreibung		
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich				
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948			
Zugriffe auf <u>byteweise</u> organisierte Kacheln:															
LB CB	- 32768 bis + 32767	N	N	N	N	N	N	N	☒	☒	☒	29 ¹⁾	3,6 ¹⁾	2,6 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und das so adressierte Byte in der aufgeschlagenen Kachel in den AKKU-1-LL laden.
LB CW	- 32768 bis + 32767	N	N	N	N	N	N	N	☒	☒	☒	30 ¹⁾	4,5 ¹⁾	3,4 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und das so adressierte Wort in der aufgeschlagenen Kachel in den AKKU-1-L laden.
LB CD	- 32768 bis + 32767	N	N	N	N	N	N	N	☒	☒	☒	34 ¹⁾	6,1 ¹⁾	5,2 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und das so adressierte Doppelwort in der aufgeschlagenen Kachel in den AKKU 1 laden.
TB CB	- 32768 bis + 32767	N	N	N	0	N	N	N	☒	☒	☒	28 ¹⁾	3,5 ¹⁾	2,5 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und den Inhalt des AKKU-1-LL in das so adressierte Byte in der aufgeschlagenen Kachel transferieren.
TB CW	- 32768 bis + 32767	N	N	N	0	N	N	N	☒	☒	☒	29 ¹⁾	4,2 ¹⁾	3,3 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und den Inhalt des AKKU-1-L in das so adressierte Wort in der aufgeschlagenen Kachel transferieren.
TB CD	- 32768 bis + 32767	N	N	N	0	N	N	N	☒	☒	☒	34 ¹⁾	5,9 ¹⁾	4,8 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und den Inhalt des AKKU 1 in das so adressierte Doppelwort in der aufgeschlagenen Kachel transferieren.

¹⁾ Ausführungszeit bei Einzelprozessorbetrieb und bei Buszuteilung im Mehrprozessorbetrieb; Quittung durch Peripherie innerhalb max. 0,1 µs bzw. entsprechend längere Ausführungszeiten bei längerer Quittungszeit.

²⁾ Zulässige Absolutadressen:

	CPU 928/928B	CPU 948
LB CB/TB CB	F400 bis FBFF	F F400 bis F FBFF
LB CW/TB CW	F400 bis FBFE	F F400 bis F FBFE
LB CD/TB CD	F400 bis FBFC	F F400 bis F FBFC

Systemoperationen

Verwendbar in Funktionsbausteinen

Ope- ra- tion AWL	Operanden	Beeinflußt werden				VKE			Ausführungs- zeit in µs				Funktionsbeschreibung		
		A N Z 1	A N Z 0	O V	O S	1 abh. 2 beinfl. 3 begr.			☒ = Operation CPU nicht		ist mit dieser möglich				
						1	2	3	CPU 922	CPU 928	CPU 928B	CPU 948			
Zugriffe auf den <u>wortweise</u> organisierte Kacheln:															
LW CW	- 32768 bis + 32767	N	N	N	N	N	N	N	☒	☒	☒	34 ¹⁾	4,9 ¹⁾	2,6 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und das mit dem Inhalt des BR- Registers adressierte Wort in der aufgeschlagenen Kachel in den AKKU-1-L laden.
LW CD	- 32768 bis + 32767	N	N	N	N	N	N	N	☒	☒	☒	38 ¹⁾	6,3 ¹⁾	3,4 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und das mit dem Inhalt des BR- Registers adressierte Doppelwort in der aufgeschlagenen Kachel in den AKKU 1 laden.
TW CW	- 32768 bis + 32767	N	N	N	0	N	N	N	☒	☒	☒	33 ¹⁾	4,7 ¹⁾	2,5 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und den Inhalt des AKKU-1-L in das mit dem Inhalt des BR-Registers adressierte Wort in der aufgeschlagenen Kachel transferieren.
TW CD	- 32768 bis + 32767	N	N	N	0	N	N	N	☒	☒	☒	37 ¹⁾	6,0 ¹⁾	3,3 ¹⁾	Die angegebene Konstante zum Inhalt des BR- ²⁾ Registers addieren und den Inhalt des AKKU 1 in das mit dem Inhalt des BR-Registers adressierte Doppelwort in der aufgeschlagenen Kachel transferieren.

1) Ausführungszeit bei Einzelprozessorbetrieb und bei Buszuteilung im Mehrprozessorbetrieb; Quittung durch Peripherie innerhalb max. 0,1 µs bzw. entsprechend längere Ausführungszeiten bei längerer Quittungszeit.

2) Zulässige Absolutadressen:

	CPU 928/928B	CPU 948
LW CW/TW CW	F400 bis FBFF	F F400 bis F FBFF
LW CD/TW CD	F400 bis FBFE	F F400 bis F FBFE

Hexadezimale Auflistung des Maschinen-Codes

Erläuterung zu den Indizes

- a + Byteadresse
- b + Bitadresse
- c + Formaloperanden-Adresse
- d + Operandenwert
- e + Konstante
- f + Bausteinnummer
- g + Wortadresse
- h + Schiebezahl
- i + relative Sprungweite
- k + Registernummer
- l + Blocklänge in byte
- m + Sprungweite (16 bit)
- n + Semaphornummer
- o + Blocklänge in Wörtern

B0 bis B5: 1. bis 6. Byte des Maschinencodes

Maschinencode								Opera- tion	Ope- rand
B0		B1		B2		B3			
L	R	L	R	L	R	L	R		
0	0	0	0					NOP 0	
0	1	0	0					KEW	
0	2	0 _d	0 _d					L	T
0	3	0 _l	0 _l					TNB	
0	4	0 _d	0 _d					FR	T
0	5	0	0					BEB	
0	6	0 _c	0 _c					FR=	
0	7	0 _c	0 _c					U=	
0	8	0	0					AS	
0	8	8	0					AF	
0	9	0	0					KZW	

Maschinencode								Operation	Operand
B0		B1		B2		B3			
L	R	L	R	L	R	L	R		
0	A	0 _d	0 _d					L	MB
0	B	0 _d	0 _d					T	MB
0	C	0 _d	0 _d					LC	T
0	D	0 _i	0 _i					SPO=	
0	E	0 _c	0 _c					LC=	
0	F	0 _c	0 _c					O=	
1	0	0 _e	0 _e					BLD	
1	0	8	2					BLD	130
1	0	8	3					BLD	131
1	0	8	4					BLD	132
1	0	8	5					BLD	133
1	0	F	F					BLD	255
1	1	0 _e	0 _e						
1	2	0 _d	0 _d					L	MW
1	3	0 _d	0 _d					T	MW
1	4	0 _d	0 _d					SA	T
1	5	0 _i	0 _i					SPP=	
1	6	0 _c	0 _c					SAR=	
1	7	0 _c	0 _c					S=	
1	8	0 _d	0 _d					B	BS
1	9	0 _e	0 _e					D	
1	A	0 _d	0 _d					L	MD
1	B	0 _d	0 _d					T	MD
1	C	0 _d	0 _d					SV	T
1	D	0 _f	0 _f					SPB	FB

Maschinencode								Operation	Operand
B0		B1		B2		B3			
L	R	L	R	L	R	L	R		
1	E	0 _c	0 _c					SVZ=	
1	F	0 _c	0 _c					= =	
2	0	0 _f	0 _f					A	DB
2	1	2	0					>F	
2	1	4	0					<F	
2	1	6	0					><F	
2	1	8	0					!=F	
2	1	A	0					>=F	
2	1	C	0					<=F	
2	2	0 _d	0 _d					L	DL
2	3	0 _d	0 _d					T	DL
2	4	0 _d	0 _d					SE	T
2	5	0 _i	0 _i					SPM=	
2	6	0 _c	0 _c					SE =	
2	7	0 _c	0 _c					UN=	
2	8	0 _e	0 _e					L	KB
2	9	0 _h	0 _h					SLD	
2	A	0 _d	0 _d					L	DR
2	B	0 _d	0 _d					T	DR
2	C	0 _d	0 _d					SS	T
2	D	0 _i	0 _i					SPA=	
2	E	0 _c	0 _c					SSV=	
2	F	0 _c	0 _c					ON=	
3	0	0	1	0 _e	0 _e	0 _e	0 _e	L	KZ
3	0	0	2	0 _e	0 _e	0 _e	0 _e	L	KT

Maschinencode								Operation	Operand
B0		B1		B2		B3			
L	R	L	R	L	R	L	R		
3	0	0	4	0 _e	0 _e	0 _e	0 _e	L	KF
3	0	1	0	0 _e	0 _e	0 _e	0 _e	L	KC
3	0	2	0	0 _e	0 _e	0 _e	0 _e	L	KY
3	0	4	0	0 _e	0 _e	0 _e	0 _e	L	KH
3	0	8	0	0 _e	0 _e	0 _e	0 _e	L	KM
3	1	2	0					>G	
3	1	4	0					<G	
3	1	6	0					>>G	
3	1	8	0					!=G	
3	1	A	0					>=G	
3	1	C	0					<=G	
3	2	0 _d	0 _d					L	DW
3	3	0 _d	0 _d					T	DW
3	4	0 _d	0 _d					SI	T
3	5	0 _i	0 _i					SPN=	
3	6	0 _e	0 _e					SI=	
3	7	0 _e	0 _e					RB=	
3	8	0	0	0 _e	0 _e	0 _e	0 _e	L	KG ¹⁾
3	8	4	0	0 _e	0 _e	0 _e	0 _e	L	DH ¹⁾
3	9	2	0					>D	
3	9	4	0					<D	
3	9	6	0					>>D	
3	9	8	0					!=D	
3	9	A	0					>=D	

¹⁾ 3-Wort-Befehl mit B4 und B5, belegt mit 0_e

Maschinencode								Operation	Operand
B0		B1		B2		B3			
L	R	L	R	L	R	L	R		
3	9	C	0					<=D	
3	A	0 _d	0 _d					L	DD
3	B	0 _d	0 _d					T	DD
3	C	0 _d	0 _d					R	T
3	D	0 _f	0 _f					SPA	FB
3	E	0 _e	0 _e					RD=	
3	F	0 _e	0 _e					LW=	
4	0	0	0 _k					LIR	
4	1	0	0					UW	
4	2	0 _d	0 _d					L	Z
4	3	0 _o	0 _o					TNW	
4	4	0 _d	0 _d					FR	Z
4	5	0 _i	0 _i					SPZ=	
4	6	0 _e	0 _e					L=	
4	7	0 _d	0 _d					L	BB
4	8	0	0 _k					TIR	
4	9	0	0					OW	
4	A	0 _d	0 _d					L	EB
4	A	8 _d	0 _d					L	AB
4	B	0 _d	0 _d					T	EB
4	B	8 _d	0 _d					T	AB
4	C	0 _d	0 _d					LC	Z
4	D	0 _f	0 _f					SPB	OB
4	E	0 _d	0 _d					B	MW
4	F	0 _d	0 _d					L	BT

Maschinencode								Operation	Operand
B0		B1		B2		B3			
L	R	L	R	L	R	L	R		
5	0	0 _e	0 _e					ADD	BF
5	1	0	0					XOW	
5	2	0 _d	0 _d					L	EW
5	2	8 _d	0 _d					L	AW
5	3	0 _d	0 _d					T	EW
5	3	8 _d	0 _d					T	AW
5	4	0 _d	0 _d					ZR	Z
5	5	0 _f	0 _f					SPB	PB
5	6	0 _c	0 _c					LD=	
5	7	0 _d	0 _d					L	QW
5	8	0	0	0 _e	0 _e	0 _e	0 _e	ADD	KF
5	9	0	0					-F	
5	A	0 _d	0 _d					L	ED
5	A	8 _d	0 _d					L	AD
5	B	0 _d	0 _d					T	ED
5	B	8 _d	0 _d					T	AD
5	C	0 _d	0 _d					S	Z
5	D	0 _f	0 _f					SPB	SB
5	F	0 _d	0 _d					L	QB
6	0	0	0					:F	
6	0	0	3					:G	
6	0	0	4					xF	
6	0	0	5	0 _e	0 _e	0 _e	0 _e	ADD	DH ¹⁾
6	0	0	7					xG	

1) 3-Wort-Befehl mit B4 und B5, belegt mit 0_e

Maschinencode								Operation	Operand
B0		B1		B2		B3			
L	R	L	R	L	R	L	R		
6	0	0	8					ENT	
6	0	0	9					-D	
6	0	0	B					-G	
6	0	0	C	0	0	0 _i	0 _i	SPS=	
6	0	0	D					+D	
6	0	0	F					+G	
6	1	0	0 _h					SLW	
6	2	0 _d	0 _d					L	BS
6	3	0 _d	0 _d					T	BS
6	4	0 _h	0 _h					RLD	
6	5	0	0					BE	
6	5	0	1					BEA	
6	6	0 _c	0 _c					T=	
6	7	0 _d	0 _d					T	BB
6	8	0	0	0 _e	0 _e	0 _e	0 _e	LRW	
6	8	0 _h	1					SVW	
6	8	0	2					GFD	
6	8	0	3	0 _e	0 _e	0 _e	0 _e	TRW	
6	8	0	4	0 _e	0 _e	0 _e	0 _e	LRD	
6	8	0	5	0 _e	0 _e	0 _e	0 _e	TRD	
6	8	0	6					FDG	
6	8	0	7					KZD	
6	8	0	8					DUF	
6	8	0	A					DUD	
6	8	0	B					LDI	A1

Maschinencode								Operation	Operand
B0		B2		B3		B4			
L	R	L	R	L	R	L	R		
6	8	0	C					DEF	
6	8	0	E					DED	
6	8	0	F					TDI	A1
6	8	1	9					MAS	
6	8	2	9					MAB	
6	8	2	B					LDI	A2
6	8	2	F					TDI	A2
6	8	4	9					MSA	
6	8	4	B					LDI	SA
6	8	4	F					TDI	SA
6	8	6	9					MSB	
6	8	8	9					MBA	
6	8	9	9					MBS	
6	8	9	B					LDI	BA
6	8	9	F					TDI	BA
6	8	A	B					LDI	BR
6	8	A	F					TDI	BR
6	9	0	0 _h					SRW	
6	A	0 _d	0 _d					L	BA
6	B	0 _d	0 _d					T	BA
6	C	0 _d	0 _d					ZV	Z
6	D	0 _f	0 _f					SPA	OB
6	E	0 _d	0 _d					B	DW
6	F	0 _d	0 _d					T	BT
7	0	0	0					STS	

Maschinencode								Operation	Operand
B0		B2		B3		B4			
L	R	L	R	L	R	L	R		
7	0	0	2					TAK	
7	0	0	3					STP	
7	0	0	4					STW	
7	0	0	B	0 _m	0 _m	0 _m	0 _m	SPR	
7	0	0	C					LIM	
7	0	0	D					SIM	
7	0	0	E	0	0 _b	0 _g	0 _g	RU	BT
7	0	0	E	4	0 _b	0 _g	0 _g	SU	BT
7	0	0	E	8	0 _b	0 _g	0 _g	PN	BT
7	0	0	E	C	0 _b	0 _g	0 _g	P	BT
7	0	0	F					TXW	
7	0	1	5	0	0 _b	0 _g	0 _g	RU	Z
7	0	1	5	4	0 _b	0 _g	0 _g	SU	Z
7	0	1	5	8	0 _b	0 _g	0 _g	PN	Z
7	0	1	5	C	0 _b	0 _g	0 _g	P	Z
7	0	1	E	0	0 _b	0 _g	0 _g	RU	BB
7	0	1	E	4	0 _b	0 _g	0 _g	SU	BB
7	0	1	E	8	0 _b	0 _g	0 _g	PN	BB
7	0	1	E	C	0 _b	0 _g	0 _g	P	BB
7	0	1	F					TXB	
7	0	2	5	0	0 _b	0 _g	0 _g	RU	T
7	0	2	5	4	0 _b	0 _g	0 _g	SU	T
7	0	2	5	8	0 _b	0 _g	0 _g	PN	T
7	0	2	5	C	0 _b	0 _g	0 _g	P	T
7	0	3	8	0	0 _b	0 _a	0 _a	RU	E

Maschinencode								Operation	Operand
B0		B2		B3		B4			
L	R	L	R	L	R	L	R		
7	0	3	8	0	0 _b	8 _a	0 _a	RU	A
7	0	3	8	4	0 _b	0 _a	0 _a	SU	E
7	0	3	8	4	0 _b	8 _a	0 _a	SU	A
7	0	3	8	8	0 _b	0 _a	0 _a	PN	E
7	0	3	8	8	0 _b	8 _a	0 _a	PN	A
7	0	3	8	C	0 _b	0 _a	0 _a	P	E
7	0	3	8	C	0 _b	8 _a	0 _a	P	A
7	0	4	6	0	0 _b	0 _g	0 _g	RU	D
7	0	4	6	4	0 _b	0 _g	0 _g	SU	D
7	0	4	6	8	0 _b	0 _g	0 _g	PN	D
7	0	4	6	C	0 _b	0 _g	0 _g	P	D
7	0	4	7	0	0 _b	0 _g	0 _g	RU	BA
7	0	4	7	4	0 _b	0 _g	0 _g	SU	BA
7	0	4	7	8	0 _b	0 _g	0 _g	PN	BA
7	0	4	7	C	0 _b	0 _g	0 _g	P	BA
7	0	4	9	0	0 _b	0 _a	0 _a	RU	M
7	0	4	9	4	0 _b	0 _a	0 _a	SU	M
7	0	4	9	8	0 _b	0 _a	0 _a	PN	M
7	0	4	9	C	0 _b	0 _a	0 _a	P	M
7	0	5	7	0	0 _b	0 _g	0 _g	RU	BS
7	0	5	7	4	0 _b	0 _g	0 _g	SU	BS
7	0	5	7	8	0 _b	0 _g	0 _g	PN	BS
7	0	5	7	C	0 _b	0 _g	0 _g	P	BS
7	1	0 _h	0 _h					SVD	
7	2	0 _d	0 _d					L	PY

Maschinencode								Operation	Operand
B0		B2		B3		B4			
L	R	L	R	L	R	L	R		
7	3	0 _d	0 _d					T	PY
7	4	0 _h	0 _h					RRD	
7	5	0 _f	0 _f					SPA	PB
7	6	0 _c	0 _c					B=	
7	7	0 _d	0 _d					T	QW
7	8	0	0					AFS	
7	8	0	1	0	1	0 _f	0 _f	BA	FX
7	8	0	2	0	9	0 _f	0 _f	BAB	FX
7	8	0	3	1	1	0 _f	0 _f	AX	DX
7	8	0	4	0	0	0 _f	0 _f	EX	DX
7	8	0	5	0	0	0 _f	0 _f	E	DB
7	8	0	6	0	0	0 _n	0 _n	SES	
7	8	0	7	0	0	0 _n	0 _n	SEF	
7	8	0 _e	9	0 _e	0 _e	0 _e	0 _e	MBR	
7	8	0	A	0 _o	0 _o	0 _o	0 _o	ABR	
7	8	0	B	0 _b	0 _a	0 _a	0 _a	U	S
7	8	0	D	0 _e	0 _e	0 _e	0 _e	LBCB	
7	8	0	E	0 _e	0 _e	0 _e	0 _e	LBGB	
7	8	1	0					AFF	
7	8	1	B	0 _b	0 _a	0 _a	0 _a	O	S
7	8	1	D	0 _e	0 _e	0 _e	0 _e	LBCW	
7	8	1	E	0 _e	0 _e	0 _e	0 _e	LBGW	
7	8	2	B	0 _b	0 _a	0 _a	0 _a	S	S
7	8	2	D	0 _e	0 _e	0 _e	0 _e	LBCD	
7	8	2	E	0 _e	0 _e	0 _e	0 _e	LBGD	

Maschinencode								Operation	Operand
B0		B1		B2		B3			
L	R	L	R	L	R	L	R		
7	8	3	B	0 _b	0 _a	0 _a	0 _a	=	S
7	8	3	D					ACR	
7	8	3	F	0	0 _b	0 _g	0 _g	U	D
7	8	3	F	1	0 _b	0 _g	0 _g	O	D
7	8	3	F	2	0 _b	0 _g	0 _g	UN	D
7	8	3	F	3	0 _b	0 _g	0 _g	ON	D
7	8	3	F	4	0 _b	0 _g	0 _g	S	D
7	8	3	F	5	0 _b	0 _g	0 _g	R	D
7	8	3	F	6	0 _b	0 _g	0 _g	=	D
7	8	4	B	0 _b	0 _a	0 _a	0 _a	UN	S
7	8	5	B	0 _b	0 _a	0 _a	0 _a	ON	S
7	8	5	D	0 _e	0 _e	0 _e	0 _e	LWCW	
7	8	5	E	0 _e	0 _e	0 _e	0 _e	LWGW	
7	8	6	B	0 _b	0 _a	0 _a	0 _a	R	S
7	8	6	D	0 _e	0 _e	0 _e	0 _e	LWCD	
7	8	6	E	0 _e	0 _e	0 _e	0 _e	LWGD	
7	8	8	D	0 _e	0 _e	0 _e	0 _e	TBCB	
7	8	8	E	0 _e	0 _e	0 _e	0 _e	TBGB	
7	8	9	D	0 _e	0 _e	0 _e	0 _e	TBCW	
7	8	9	E	0 _e	0 _e	0 _e	0 _e	TBGW	
7	8	A	B	0	0 _d	0 _d	0 _d	L	SY
7	8	A	D	0 _e	0 _e	0 _e	0 _e	TBCD	
7	8	A	E	0 _e	0 _e	0 _e	0 _e	TBGD	
7	8	B	B	0	0 _d	0 _d	0 _d	T	SY
7	8	C	B	0	0 _d	0 _d	0 _d	L	SW

Maschinencode								Operation	Operand
B0		B1		B2		B3			
L	R	L	R	L	R	L	R		
7	8	C	D	0 _e	0 _e	0 _e	0 _e	TSC	
7	8	C	E	0 _e	0 _e	0 _e	0 _e	TSG	
7	8	D	B	0	0 _d	0 _d	0 _d	T	SW
7	8	D	D	0 _e	0 _e	0 _e	0 _e	TWCW	
7	8	D	E	0 _e	0 _e	0 _e	0 _e	TWGW	
7	8	E	B	0	0 _d	0 _d	0 _d	L	SD
7	8	E	D	0 _e	0 _e	0 _e	0 _e	TWCD	
7	8	E	E	0 _e	0 _e	0 _e	0 _e	TWGD	
7	8	F	B	0	0 _d	0 _d	0 _d	T	SD
7	9	0	0					+F	
7	A	0 _d	0 _d					L	PW
7	B	0 _d	0 _d					T	PW
7	C	0 _d	0 _d					R	Z
7	D	0 _f	0 _f					SPA	SB
7	E	0	0					BI	
7	F	0 _d	0 _d					T	QB
8	0 _b	0 _a	0 _a					U	M
8	8 _b	0 _a	0 _a					O	M
9	0 _b	0 _a	0 _a					S	M
9	8 _b	0 _a	0 _a					=	M
A	0 _b	0 _a	0 _a					UN	M
A	8 _b	0 _a	0 _a					ON	M
B	0 _b	0 _a	0 _a					R	M
B	8	0 _d	0 _d					U	Z
B	9	0 _d	0 _d					O	Z

Maschinencode								Operation	Operand
B0		B1		B2		B3			
L	R	L	R	L	R	L	R		
B	A	0	0					U(
B	B	0	0					O(
B	C	0 _d	0 _d					UN	Z
B	D	0 _d	0 _d					ON	Z
B	E	0	0					BAS	
B	F	0	0)	
C	0 _b	0 _a	0 _a					U	E
C	0 _b	8 _a	0 _a					U	A
C	8 _b	0 _a	0 _a					O	E
C	8 _b	8 _a	0 _a					O	A
D	0 _b	0 _a	0 _a					S	E
D	0 _b	8 _a	0 _a					S	A
D	8 _b	0 _a	0 _a					=	E
D	8 _b	8 _a	0 _a					=	A
E	0 _b	0 _a	0 _a					UN	E
E	0 _b	8 _a	0 _a					UN	A
E	8 _b	0 _a	0 _a					ON	E
E	8 _b	8 _a	0 _a					ON	A
F	0 _b	0 _a	0 _a					R	E
F	0 _b	8 _a	0 _a					R	A
F	8	0 _d	0 _d					U	T
F	9	0 _d	0 _d					O	T
F	A	0 _i	0 _i					SPB=	
F	B	0	0					O	
F	C	0 _d	0 _d					UN	T

Maschinencode								Operation	Operand
B0		B1		B2		B3			
L	R	L	R	L	R	L	R		
F	D	0 _d	0 _d					ON	T
F	E	0	0					BAF	
F	F	F	F					NOP 1	

Alphabetisches Verzeichnis der Operationen

(mit Maschinen-Code)

Die Bedeutung der Indizes wird auf Seite 116 erklärt.

Operation	Operand	Seite	Maschinen-Code
A	DB	50	2 0 0 _f 0 _f
ABR	Konstante	102	7 8 0 A 0 _o 0 _o 0 _o 0 _o
ACR	---	110	7 8 3 D
ADD	BF	94	5 0 0 _e 0 _e
	DH	94	6 0 0 5 0 _e 0 _e 0 _e 0 _e 0 _e 0 _e 0 _e 0 _e
	KF	94	5 8 0 0 0 _e 0 _e 0 _e 0 _e
AF	---	80	0 8 8 0
AFF	---	80	7 8 1 0
AFS	---	80	7 8 0 0
AS	---	80	0 8 0 0
AX	DX	50	7 8 0 3 1 1 0 _f 0 _f
B	BS	96	1 8 0 _d 0 _d
	DW	84	6 E 0 _d 0 _d
	MW	84	4 E 0 _d 0 _d
B =	Formalop.	84	7 6 0 _c 0 _c
BA	FX	48	7 8 0 1 0 1 0 _f 0 _f
BAB	FX	50	7 8 0 2 0 9 0 _f 0 _f
BAF	---	80	F E 0 0
BAS	---	80	B E 0 0

Operation	Operand	Seite	Maschinen-Code
BE	---	52	6 5 0 0
BEA	---	52	6 5 0 1
BEB	---	52	0 5 0 0
BI	---	96	7 E 0 0
BLD	0 - 255	54	1 0 0 _e 0 _e
	130	54	1 0 8 2
	131	54	1 0 8 3
	132	54	1 0 8 4
	133	54	1 0 8 5
	255	54	1 0 F F
D	0 - 255	82	1 9 0 _e 0 _e
DED	---	74	6 8 0 E
DEF	---	74	6 8 0 C
DUD	---	74	6 8 0 A
DUF	---	74	6 8 0 8
E	DB	52	7 8 0 5 0 0 0 _f 0 _f
ENT	---	82	6 0 0 8
EX	DX	52	7 8 0 4 0 0 0 _f 0 _f
FDG	---	74	6 8 0 6
FR	T	68	0 4 0 _d 0 _d
	Z	68	4 4 0 _d 0 _d
FR =	Formaloper.	66	0 6 0 _c 0 _c
GFD	---	74	6 8 0 2
I	0 - 255	82	1 1 0 _e 0 _e
KEW	---	74	0 1 0 0
KZD	---	74	6 8 0 7
KZW	---	74	0 9 0 0

Operation	Operand	Seite	Maschinen-Code
L	AB	20	4 A 8 _d 0 _d
	AD	20	5 A 8 _d 0 _d
	AW	20	5 2 8 _d 0 _d
	BA	70	6 A 0 _d 0 _d
	BB	70	4 7 0 _d 0 _d
	BS	70	6 2 0 _d 0 _d
	BT	70	4 F 0 _d 0 _d
	DD	24	3 A 0 _d 0 _d
	DH	22	3 8 4 0 0 _e 0 _e 0 _e 0 _e 0 _e 0 _e 0 _e 0 _e
	DL	22	2 2 0 _d 0 _d
	DR	24	2 A 0 _d 0 _d
	DW	24	3 2 0 _d 0 _d
	EB	20	4 A 0 _d 0 _d
	ED	20	5 A 0 _d 0 _d
	EW	20	5 2 0 _d 0 _d
	KB	24	2 8 0 _e 0 _e
	KC	24	3 0 1 0 0 _e 0 _e 0 _e 0 _e
	KF	24	3 0 0 4 0 _e 0 _e 0 _e 0 _e
	KG	24	3 8 0 0 0 _e 0 _e 0 _e 0 _e 0 _e 0 _e 0 _e 0 _e
	KH	24	3 0 4 0 0 _e 0 _e 0 _e 0 _e
KM	24	3 0 8 0 0 _e 0 _e 0 _e 0 _e	
KT	24	3 0 0 2 0 _e 0 _e 0 _e 0 _e	
KY	24	3 0 2 0 0 _e 0 _e 0 _e 0 _e	
KZ	24	3 0 0 1 0 _e 0 _e 0 _e 0 _e	
MB	20	0 A 0 _d 0 _d	

Operation	Operand	Seite	Maschinen-Code
L	MD	22	1 A 0 _d 0 _d
	MW	20	1 2 0 _d 0 _d
	PW	26	7 A 0 _d 0 _d
	PY	26	7 2 0 _d 0 _d
	QB	26	5 F 0 _d 0 _d
	QW	26	5 7 0 _d 0 _d
	SD	22	7 8 E B 0 0 _d 0 _d 0 _d
	SW	22	7 8 C B 0 0 _d 0 _d 0 _d
	SY	22	7 8 A B 0 0 _d 0 _d 0 _d
	T	26	0 2 0 _d 0 _d
Z	26	4 2 0 _d 0 _d	
L =	Formaloper.	70	4 6 0 _c 0 _c
LB CB	Konstante	112	7 8 0 D 0 _e 0 _e 0 _e 0 _e
LB CD	Konstante	112	7 8 2 D 0 _e 0 _e 0 _e 0 _e
LB CW	Konstante	112	7 8 1 D 0 _e 0 _e 0 _e 0 _e
LB GB	Konstante	108	7 8 0 E 0 _e 0 _e 0 _e 0 _e
LB GD	Konstante	108	7 8 2 E 0 _e 0 _e 0 _e 0 _e
LB GW	Konstante	108	7 8 1 E 0 _e 0 _e 0 _e 0 _e
LC	T	26	0 C 0 _d 0 _d
	Z	26	4 C 0 _d 0 _d
LC =	Formaloper.	70	0 E 0 _c 0 _c
LDI	A1	88	6 8 0 B
	A2	88	6 8 2 B
	BA	88	6 8 9 B
	BR	88	6 8 A B
	SA	88	6 8 4 B
LD =	Formaloper.	70	5 6 0 _c 0 _c
LIM	---	98	7 0 0 C

Operation	Operand	Seite	Maschinen-Code
LIR	Register-Nr.	86	4 0 0 0 _k
LRD	Konstante	106	6 8 0 4 0 _e 0 _e 0 _e 0 _e
LRW	Konstante	106	6 8 0 0 0 _e 0 _e 0 _e 0 _e
LW =	Formaloper.	70	3 F 0 _c 0 _c
LW CD	Konstante	114	7 8 6 D 0 _e 0 _e 0 _e 0 _e
LW CW	Konstante	114	7 8 5 D 0 _e 0 _e 0 _e 0 _e
LW GD	Konstante	110	7 8 6 E 0 _e 0 _e 0 _e 0 _e
LW GW	Konstante	110	7 8 5 E 0 _e 0 _e 0 _e 0 _e
MAB	---	102/104	6 8 2 9
MAS	---	102/104	6 8 1 9
MBA	---	102/104	6 8 8 9
MBR	Konstante	102/104	7 8 0 _e 9 0 _e 0 _e 0 _e 0 _e
MBS	---	102/104	6 8 9 9
MSA	---	102/104	6 8 4 9
MSB	---	102/104	6 8 6 9
NOP 0	---	54	0 0 0 0
NOP 1	---	54	F F F F
O	A	12	C 8 _b 8 _a 0 _a
	D	12	7 8 3 F 1 0 _b 0 _g 0 _g
	E	12	C 8 _b 0 _a 0 _a
	M	12	8 8 _b 0 _a 0 _a
	S	12	7 8 1 B 0 _b 0 _a 0 _a 0 _a
	T	14	F 9 0 _d 0 _d
	Z	14	B 9 0 _d 0 _d
	---	14	F B 0 0
O(---	16	B B 0 0
O =	Formaloper.	56	0 F 0 _c 0 _c

Operation	Operand	Seite	Maschinen-Code
ON	A	14	E 8 _b 8 _a 0 _a
	D	14	7 8 3 F 3 0 _b 0 _g 0 _g
	E	14	E 8 _b 0 _a 0 _a
	M	14	A 8 _b 0 _a 0 _a
	S	14	7 8 5 B 0 _b 0 _a 0 _a 0 _a
	T	14	F D 0 _d 0 _d
	Z	14	B D 0 _d 0 _d
ON =	Formaloper.	56	2 F 0 _c 0 _c
OW	---	56	4 9 0 0
P	A	58	7 0 3 8 C 0 _b 8 _a 0 _a
	BA	58	7 0 4 7 C 0 _b 0 _g 0 _g
	BB	58	7 0 1 E C 0 _b 0 _g 0 _g
	BS	58	7 0 5 7 C 0 _b 0 _g 0 _g
	BT	58	7 0 0 E C 0 _b 0 _g 0 _g
	D	58	7 0 4 6 C 0 _b 0 _g 0 _g
	E	58	7 0 3 8 C 0 _b 0 _a 0 _a
	M	58	7 0 4 9 C 0 _b 0 _a 0 _a
	T	58	7 0 2 5 C 0 _b 0 _g 0 _g
Z	58	7 0 1 5 C 0 _b 0 _g 0 _g	
PN	A	60	7 0 3 8 8 0 _b 8 _a 0 _a
	BA	60	7 0 4 7 8 0 _b 0 _g 0 _g
	BB	60	7 0 1 E 8 0 _b 0 _g 0 _g
	BS	60	7 0 5 7 8 0 _b 0 _g 0 _g
	BT	60	7 0 0 E 8 0 _b 0 _g 0 _g
	D	60	7 0 4 6 8 0 _b 0 _g 0 _g
	E	60	7 0 3 8 8 0 _b 0 _a 0 _a

Operation	Operand	Seite	Maschinen-Code
PN	M	60	7 0 4 9 8 0 _b 0 _a 0 _a
	T	60	7 0 2 5 8 0 _b 0 _g 0 _g
	Z	60	7 0 1 5 8 0 _b 0 _g 0 _g
R	A	16	F 0 _b 8 _a 0 _a
	D	18	7 8 3 F 5 0 _b 0 _g 0 _g
	E	16	F 0 _b 0 _a 0 _a
	M	18	B 0 _b 0 _a 0 _a
	S	18	7 8 6 B 0 _b 0 _a 0 _a 0 _a
	T	34	3 C 0 _d 0 _d
	Z	36	7 C 0 _d 0 _d
RB =	Formaloper.	62	3 7 0 _c 0 _c
RD =	Formaloper.	62	3 E 0 _c 0 _c
RLD	Konstante	76	6 4 0 _h 0 _h
RRD	Konstante	76	7 4 0 _h 0 _h
RU	A	64	7 0 3 8 0 0 _b 8 _a 0 _a
	BA	64	7 0 4 7 0 0 _b 0 _g 0 _g
	BB	64	7 0 1 E 0 0 _b 0 _g 0 _g
	BS	100	7 0 5 7 0 0 _b 0 _g 0 _g
	BT	100	7 0 0 E 0 0 _b 0 _g 0 _g
	D	64	7 0 4 6 0 0 _b 0 _g 0 _g
	E	64	7 0 3 8 0 0 _b 0 _a 0 _a
	M	64	7 0 4 9 0 0 _b 0 _g 0 _g
	T	64	7 0 2 5 0 0 _b 0 _g 0 _g
Z	64	7 0 1 5 0 0 _b 0 _g 0 _g	
S	A	16	D 0 _b 8 _a 0 _a
	D	16	7 8 3 F 4 0 _b 0 _g 0 _g
	E	16	D 0 _b 0 _a 0 _a

Operation	Operand	Seite	Maschinen-Code
S	M	16	9 0 _b 0 _a 0 _a
	S	16	7 8 2 B 0 _b 0 _a 0 _a 0 _a
	Z	36	5 C 0 _d 0 _d
S =	Formaloper.	62	1 7 0 _c 0 _c
SA	T	34	1 4 0 _d 0 _d
SAR =	Formaloper.	66	1 6 0 _c 0 _c
SE	T	34	2 4 0 _d 0 _d
SE =	Formaloper.	66	2 6 0 _c 0 _c
SEF	Konstante	82	7 8 0 7 0 0 0 _n 0 _n
SES	Konstante	82	7 8 0 6 0 0 0 _n 0 _n
SI	T	34	3 4 0 _d 0 _d
SI =	Formaloper.	66	3 6 0 _c 0 _c
SIM	---	98	7 0 0 D
SLD	Konstante	76	2 9 0 _h 0 _h
SLW	Konstante	76	6 1 0 0 _h
SPA	FB	48	3 D 0 _f 0 _f
	OB	48	6 D 0 _f 0 _f
	PB	48	7 5 0 _f 0 _f
	SB	48	7 D 0 _f 0 _f
SPA =	Symbol-Adr.	78	2 D 0 _i 0 _i
SPB	FB	48	1 D 0 _f 0 _f
	OB	50	4 D 0 _f 0 _f
	PB	48	5 5 0 _f 0 _f
	SB	50	5 D 0 _f 0 _f
SPB =	Symbol-Adr.	78	F A 0 _i 0 _i
SPM =	Symbol-Adr.	78	2 5 0 _i 0 _i
SPN =	Symbol-Adr.	78	3 5 0 _i 0 _i
SPO =	Symbol-Adr.	78	0 D 0 _i 0 _i

Operation	Operand	Seite	Maschinen-Code
SPP =	Symbol-Adr.	78	1 5 0 _i 0 _i
SPR	Konstante	96	7 0 0 B 0 _m 0 _m 0 _m 0 _m
SPS =	Symbol-Adr.	78	6 0 0 C 0 0 0 _i 0 _i
SRW	Konstante	76	6 9 0 0 _h
SPZ =	Symbol-Adr.	78	4 5 0 _i 0 _i
SS	T	34	2 C 0 _d 0 _d
SSV =	Formaloper.	66	2 E 0 _c 0 _c
STP	---	54	7 0 0 3
STS	---	98	7 0 0 0
STW	---	98	7 0 0 4
SU	A	62	7 0 3 8 4 0 _b 8 _a 0 _a
	BA	64	7 0 4 7 4 0 _b 0 _g 0 _g
	BB	64	7 0 1 E 4 0 _b 0 _g 0 _g
	BS	100	7 0 5 7 4 0 _b 0 _g 0 _g
	BT	100	7 0 0 E 4 0 _b 0 _g 0 _g
	D	64	7 0 4 6 4 0 _b 0 _g 0 _g
	E	62	7 0 3 8 4 0 _b 0 _a 0 _a
	M	62	7 0 4 9 4 0 _b 0 _g 0 _g
	T	62	7 0 2 5 4 0 _b 0 _g 0 _g
Z	62	7 0 1 5 4 0 _b 0 _g 0 _g	
SV	T	34	1 C 0 _d 0 _d
SVD	Konstante	76	7 1 0 _h 0 _h
SVW	Konstante	76	6 8 0 _h 1
SVZ =	Formaloper.	66	1 E 0 _c 0 _c
T	AB	28	4 B 8 _d 0 _d
	AD	28	5 B 8 _d 0 _d

Operation	Operand	Seite	Maschinen-Code
T	AW	28	5 3 8 _d 0 _d
	BA	72	6 B 0 _d 0 _d
	BB	72	6 7 0 _d 0 _d
	BS	72	6 3 0 _d 0 _d
	BT	72	6 F 0 _d 0 _d
	DD	30	3 B 0 _d 0 _d
	DL	30	2 3 0 _d 0 _d
	DR	30	2 B 0 _d 0 _d
	DW	30	3 3 0 _d 0 _d
	EB	28	4 B 0 _d 0 _d
	ED	28	5 B 0 _d 0 _d
	EW	28	5 3 0 _d 0 _d
	MB	28	0 B 0 _d 0 _d
	MD	28	1 B 0 _d 0 _d
	MW	28	1 3 0 _d 0 _d
	PW	32	7 B 0 _d 0 _d
	PY	32	7 3 0 _d 0 _d
	QB	32	7 F 0 _d 0 _d
	QW	32	7 7 0 _d 0 _d
	SD	30	7 8 F B 0 0 _d 0 _d 0 _d
SW	30	7 8 D B 0 0 _d 0 _d 0 _d	
SY	30	7 8 B B 0 0 _d 0 _d 0 _d	
T =	Formaloper.	70	6 6 0 _c 0 _c
TAK	---	96	7 0 0 2
TB CB	Konstante	112	7 8 8 D 0 _e 0 _e 0 _e 0 _e
TB CD	Konstante	112	7 8 A D 0 _e 0 _e 0 _e 0 _e
TB CW	Konstante	112	7 8 9 D 0 _e 0 _e 0 _e 0 _e
TB GB	Konstante	108	7 8 8 E 0 _e 0 _e 0 _e 0 _e

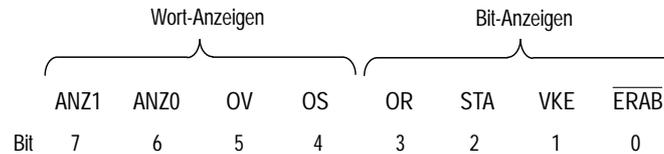
Operation	Operand	Seite	Maschinen-Code
TB GD	Konstante	108	7 8 A E 0 _e 0 _e 0 _e 0 _e
TB GW	Konstante	108	7 8 9 E 0 _e 0 _e 0 _e 0 _e
TDI	A1	88	6 8 0 F
	A2	88	6 8 2 F
	BA	88	6 8 9 F
	BR	88	6 8 A F
	SA	88	6 8 4 F
TIR	Register-Nr.	86	4 8 0 0 _k
TNB	Konstante	90	0 3 0 _l 0 _l
TNW	Konstante	90/ 92	4 3 0 _o 0 _o
TRD	Konstante	106	6 8 0 5 0 _e 0 _e 0 _e 0 _e
TRW	Konstante	106	6 8 0 3 0 _e 0 _e 0 _e 0 _e
TSC	Konstante	110	7 8 C D 0 _e 0 _e 0 _e 0 _e
TSG	Konstante	106	7 8 C E 0 _e 0 _e 0 _e 0 _e
TW CD	Konstante	114	7 8 E D 0 _e 0 _e 0 _e 0 _e
TW CW	Konstante	114	7 8 D D 0 _e 0 _e 0 _e 0 _e
TW GD	Konstante	110	7 8 E E 0 _e 0 _e 0 _e 0 _e
TW GW	Konstante	110	7 8 D E 0 _e 0 _e 0 _e 0 _e
TXB	---	92	7 0 1 F
TXW	---	92	7 0 0 F
U	A	10	C 0 _b 8 _a 0 _a
	D	10	7 8 3 F 0 0 _b 0 _g 0 _g
	E	10	C 0 _b 0 _a 0 _a
	M	10	8 0 _b 0 _a 0 _a
	S	10	7 8 0 B 0 _b 0 _a 0 _a 0 _a
U	T	10	F 8 0 _d 0 _d
	Z	10	B 8 0 _d 0 _d

Operation	Operand	Seite	Maschinen-Code
U =	Formaloper.	56	0 7 0 _c 0 _c
U(---	16	B A 0 0
UN	A	10	E 0 _b 8 _a 0 _a
	D	12	7 8 3 F 2 0 _b 0 _g 0 _g
	E	10	E 0 _b 0 _a 0 _a
	M	12	A 0 _b 0 _a 0 _a
	S	12	7 8 4 B 0 _b 0 _a 0 _a 0 _a
	T	12	F C 0 _d 0 _d
	Z	12	B C 0 _d 0 _d
UN=	Formaloper.	56	2 7 0 _c 0 _c
UW	---	56	4 1 0 0
XOW	---	56	5 1 0 0
ZR	Z	36	5 4 0 _d 0 _d
ZV	Z	36	6 C 0 _d 0 _d
)		16	B F 0 0
=	A	18	D 8 _b 8 _a 0 _a
	E	18	D 8 _b 0 _a 0 _a
	D	18	7 8 3 F 6 0 _b 0 _g 0 _g
	M	18	9 8 _b 0 _a 0 _a
	S	18	7 8 3 B 0 _b 0 _a 0 _a 0 _a
= =	Formaloper.	62	1 F 0 _c 0 _c
>D	---	46	3 9 2 0
<D	---	46	3 9 4 0
><D	---	46	3 9 6 0
!=D	---	46	3 9 8 0
>=D	---	46	3 9 A 0
<=D	---	46	3 9 C 0
+D	---	94	6 0 0 D

Operation	Operand	Seite	Maschinen-Code
-D	---	94	6 0 0 9
:F	---	38	6 0 0 0
xF	---	38	6 0 0 4
+F	---	38	7 9 0 0
-F	---	38	5 9 0 0
!=F	---	42	2 1 8 0
>F	---	42	2 1 2 0
><F	---	42	2 1 6 0
<F	---	42	2 1 4 0
>=F	---	42	2 1 A 0
<=F	---	42	2 1 C 0
>G	---	44	3 1 2 0
<G	---	44	3 1 4 0
><G	---	44	3 1 6 0
!= G	---	44	3 1 8 0
>=G	---	44	3 1 A 0
<=G	---	44	3 1 C 0
:G	---	40	6 0 0 3
xG	---	40	6 0 0 7
+G	---	40	6 0 0 F
-G	---	40	6 0 0 B

Erläuterung der Ergebnisanzeigen

Aufbau des Ergebnisanzeigenbytes



Abkürzungen	Erklärungen
ANZ 1 / ANZ 0	Ergebnisanzeige 1 / 0 (siehe Auswertung von ANZ 1 und ANZ 0)
OV	Überlauf-Anzeige (Overflow). Diese Anzeige wird gesetzt, wenn bei arithmetischen Operationen der erlaubte Zahlenbereich überschritten wird.
OS	Überlauf-Anzeige (OV speichernd). Das Overflow-Bit wird gespeichert. Dieses Bit zeigt an, ob im Verlauf arithmetischer Operationen ein Fehler durch Überlauf aufgetreten ist.
OR	ODER; interne Anzeige der CPU für die Behandlung von "UND-vor-ODER-Verknüpfungen"
STA	STATUS; Signalzustand des abgefragten Bits.
VKE	Verknüpfungsergebnis; enthält das Ergebnis von Bit-Verknüpfungs- und von Vergleichsoperationen.
$\overline{\text{ERAB}}$	Erstabfrage; $\overline{\text{ERAB}} = 0$ kennzeichnet das Ende einer Kette von logischen Verknüpfungsbefehlen. Der <u>erste</u> Befehl der Verknüpfungskette setzt das $\overline{\text{ERAB}}$ -Bit auf 1. Erst am Ende der Kette wird das $\overline{\text{ERAB}}$ -Bit, z.B. durch eine Speicheroperation, zurückgesetzt (VKE-Begrenzung).

Auswertung von ANZ 1 und ANZ 0

ANZ 1	ANZ 0	Arithmetische Operationen	Digitale Verknüpfungsoperationen	Vergleichsoperationen	Schiebeoperationen	Bei SES, SEF	Ausgeführte Sprungoperationen
0	0	Ergebnis = 0	Ergebnis = 0	AKKU 2 = AKKU 1	gescho-benes Bit = 0	Sema-phor ist gesetzt	SPZ
0	1	Ergebnis < 0	-	AKKU 2 < AKKU 1	-	-	SPM SPN
1	0	Ergebnis > 0	Ergebnis ≠ 0	AKKU 2 > AKKU 1	gescho-benes Bit = 1	Sema-phor wird gesetzt/ frei-gegeben	SPP SPN
1	1	Division durch 0	-	-	-	-	SPN ¹⁾

¹⁾ wird bei CPU 948 nicht ausgeführt.

Liste der Organisationsbausteine

Organisationsbaustein	<input type="checkbox"/> = Baustein bei CPU vorhanden <input checked="" type="checkbox"/> = Baustein bei CPU nicht vorhanden				Funktionsbeschreibung
	CPU 922	CPU 928	CPU 928B	CPU 948	
Organisationsbausteine für die Programm-					
OB 1	<input type="checkbox"/> ¹⁾	<input type="checkbox"/> ¹⁾	<input type="checkbox"/> ¹⁾	<input type="checkbox"/>	Zyklische Programmbearbeitung
OB 2	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/> ³⁾	Prozeßalarmgesteuerte Programmbearbeitung
OB 3 bis OB 8	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/> ³⁾	Prozeßalarmgesteuerte Programmbearbeitung
OB 6	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/> ³⁾	Verzögerungsalarm
OB 9	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/> ³⁾	Uhrzeitgesteuerte Programmbearbeitung
OB 10	<input checked="" type="checkbox"/>	10 ms	10 ms	0,1 s ^{2) 3)}	Weckalarme mit festem Zeitraster
OB 11	<input checked="" type="checkbox"/>	20 ms	20 ms	0,2 s ^{2) 3)}	
OB 12	<input checked="" type="checkbox"/>	50 ms	50 ms	0,5 s ^{2) 3)}	
OB 13	100 ms	100 ms	100 ms	1,0 s ^{2) 3)}	
OB 14	<input checked="" type="checkbox"/>	200 ms	200 ms	2,0 s ^{2) 3)}	
OB 15	<input checked="" type="checkbox"/>	500 ms	500 ms	5,0 s ^{2) 3)}	
OB 16	<input checked="" type="checkbox"/>	1 s	1 s	10,0 s ^{2) 3)}	
OB 17	<input checked="" type="checkbox"/>	2 s	2 s	20,0 s ^{2) 3)}	
OB 18	<input checked="" type="checkbox"/>	5 s	5 s	50,0s ^{2) 3)}	

1) alternativ FB 0

2) Voreinstellung, über DX 0 änderbar

3) Einzelheiten über die Funktionen dieser OBs bei der CPU 948 lesen Sie bitte in der "Programmieranleitung CPU 948" nach.

Liste der Organisationsbausteine

Organisationsbaustein	<input type="checkbox"/> = Baustein bei CPU vorhanden <input checked="" type="checkbox"/> = Baustein bei CPU nicht vorhanden				Funktionsbeschreibung
	CPU 922	CPU 928	CPU 928B	CPU 948	
Organisationsbausteine für die Programmbearbeitung (Fortsetzung)					
OB 31	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input checked="" type="checkbox"/> ¹⁾ Zyklusüberwachungszeit einstellen
OB 39	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input checked="" type="checkbox"/> Organisation des zyklischen Programms zur Kommunikation im "weichen Stopp"
Organisationsbausteine für das Anlaufverhalten					
OB 20	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input checked="" type="checkbox"/> Neustart manuell oder automatisch (Einstellung erfolgt im DX 0)
OB 21	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input checked="" type="checkbox"/> Wiederanlauf manuell
OB 22	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input checked="" type="checkbox"/> Wiederanlauf automatisch nach Netzspannungsausfall
OB 38	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input checked="" type="checkbox"/> Organisation des Anlaufverhaltens bei Kommunikation im "weichen Stopp"

¹⁾ Die Einstellung der Zyklusüberwachungszeit durch OB 31 hat

höhere Priorität als die Einstellung über DX 0 (CPU 948).

Liste der Organisationsbausteine

Organisationsbaustein	<input type="checkbox"/> = Baustein bei CPU vorhanden <input checked="" type="checkbox"/> = Baustein bei CPU nicht vorhanden			Fehlerursache	Reaktion ohne Fehler-OB
	CPU 922	CPU 928	CPU 928B		
Organisationsbausteine für Fehlerreaktionen bei CPU 922/928/928B					
OB 19	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Aufruf eines nicht geladenen Bausteins (LZF)	Stopp
OB 23	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Quittungsverzug bei Direktzugriff auf Peripheriebaugruppe (QVZ)	keine
OB 24	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Quittungsverzug beim Aktualisieren des Prozeßabbildes und bei Koppelmerkerübertragung	keine
OB 25	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Adressierfehler (ADF)	Stopp
OB 26	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Zykluszeitüberschreitung (ZYK)	Stopp
OB 27	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Substitutionsfehler (BCF)	Stopp
OB 28	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Stopp durch PG-Funktion/Stoppschalter/S5-BUS (ABBR)	Stopp ¹⁾
OB 29	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Operationsfehler (BCF)	Stopp
OB 30	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Parameterfehler (BCF)	Stopp
OB 31	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Sonstige Laufzeitfehler (LZF)	Stopp

¹⁾ Der Übergang in den Stoppzustand erfolgt immer, unabhängig davon, ob und wie der OB 28 programmiert ist.

Liste der Organisationsbausteine

Organisationsbaustein	<input type="checkbox"/> = Baustein bei CPU vorhanden <input checked="" type="checkbox"/> = Baustein bei CPU nicht vorhanden			Fehlerursache	Reaktion ohne Fehler-OB
	CPU 922	CPU 928	CPU 928B		
Organisationsbausteine für Fehlerreaktionen bei CPU 922/928/928B (Fortsetzung)					
OB 32	■	■	■ ¹⁾	Transferfehler bei Datenbaustein (LZF) ¹⁾	Stopp
OB 33	■	■	■	Weckfehler (WECKFE)	Stopp
OB 34	■	■	■	Fehler bei Reglerbearbeitung	Stopp
OB 35	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	■	Schnittstellenfehler	keine

¹⁾ Bei CPU 928B auch Ladefehler

Liste der Organisationsbausteine

Organisationsbaustein	Fehlerursache	Reaktion ohne Fehler-OB
Organisationsbausteine für Fehlerreaktionen bei CPU 948		
OB 19	Aufrufen eines nicht geladenen Bausteins (KB)	keine
	Aufschlagen eines nicht geladenen Datenbausteins (KDB)	Stopp
OB 23	Quittungsverzug bei Direktzugriff (Anwenderprogramm) über S5-Bus auf CP, IP, KOR oder Peripheriebaugruppe (QVZ)	keine
OB 24	Quittungsverzug beim Aktualisieren des Prozeßabbildes oder beim Transfer der Koppelmerker	keine
OB 25	Adressierfehler (ADF) ¹⁾	Stopp
OB 26	Zykluszeitüberschreitung (ZYK)	Stopp
OB 27	Substitutionsfehler (SUF)	Stopp
OB 28	Quittungsverzug beim Eingangsbyte EB 0 (QVZ)	Stopp

Organisationsbaustein	Fehlerursache	Reaktion ohne Fehler-OB
Organisationsbausteine für Fehlerreaktionen bei CPU 948 (Fortsetzung)		
OB 29	Quittungsverzug bei dezentraler Peripherie in den Adreßbereichen: - F 0000H bis F EFFFH , - F F200H bis F FFFFH	keine
OB 30	Parityfehler und QVZ beim Anwenderspeicher (PARE)	Stopp
OB 32	Lade-/Transferfehler (TLAF)	Stopp
OB 33	Weckfehler: - Warteschlangenüberlauf (WEFES)	Stopp
	- der Weckalarmtakt ist zu lange maskiert (WEFEH)	keine
OB 34	Fehler beim Erzeugen eines Datenbausteins mit E DB oder EX DX (FEDBX)	Stopp

¹⁾ wenn nicht durch AFS gesperrt.

Liste der Organisationsbausteine

Organisationsbaustein	Ausführungszeit in µs				Funktionsbeschreibung
	CPU 922	CPU 928	CPU 928B	CPU 948	
☒ = Baustein ist auf der CPU nicht vorhanden					
Sonderfunktions-Organisationsbausteine					
OB 110	31 - 34 ¹⁾	18 - 20	1,7	☒	Zugriff auf Anzeigenbyte
OB 111	☒	12	1,2	☒	Akkus löschen
OB 112	☒	14	2,0	☒	Akku Roll up
OB 113	☒	14	2,0	☒	Akku Roll down
OB 120	70 - 76 ¹⁾	36 - 128	68	☒	"Alarmer gemeinsam sperren" ein-/ausschalten
OB 121	☒	36 - 136	68	☒	"Zyklische Weckalarmer einzeln sperren" ein-/ausschalten
				58-78	
OB 122	47 - 52 ¹⁾	37 - 39	73	☒	"Alarmer gemeinsam verzögern" ein-/ausschalten
				26	
OB 123	☒	39 - 54	73	☒	"Zyklische Weckalarmer einzeln verzögern" ein-/ausschalten
OB 124	☒	☒	☒	1327	STEP-5-Bausteine löschen
OB 125	☒	☒	☒	1477	STEP-5-Bausteine erzeugen
OB 126	☒	☒	☒	93	Prozeßabbilder definieren, übertragen

¹⁾ Der Baustein ist erst ab Ausgabe 09 vorhanden.

Liste der Organisationsbausteine

Organisationsbaustein	Ausführungszeit in μ s				Funktionsbeschreibung
	CPU 922	CPU 928	CPU 928B	CPU 948	
	☒ = Baustein ist auf der CPU nicht vorhanden				
Sonderfunktions-Organisationsbausteine (Fortsetzung)					
OB 129	☒	☒	☒		15 Batteriezustand ermitteln
OB 131	☒	☒	☒		1,8 Akku 1 bis 4 löschen
OB 132	☒	☒	☒		2,2 Akku Roll up
OB 133	☒	☒	☒		2,4 Akku Roll down
OB 141	☒	☒	☒		47 "Zyklische Weckalarme einzeln sperren" ein-/ausschalten
OB 142	☒	☒	☒		49 "Alarme gemeinsam verzögern" ein-/ausschalten
OB 143	☒	☒	☒		47 "Zyklische Weckalarme einzeln verzögern" ein-/ausschalten
OB 150	☒	☒	265		266 Systemzeit stellen
			132		153 Systemzeit lesen
OB 151	☒	☒			Zeit für uhrzeitgesteuerten Weckalarm ...
					Auftragsart Funktion
			125	0	...stellen
			max. 267	max. 284	
			123	0	...lesen
max. 152	202	1 bis 7			

Liste der Organisationsbausteine

Organisationsbaustein	Ausführungszeit in μ s				Funktionsbeschreibung	
	CPU 922	CPU 928	CPU 928B	CPU 948		
	☒ = Baustein ist auf der CPU nicht vorhanden					
Sonderfunktions-Organisationsbausteine (Fortsetzung)						
OB 152	☒	☒	90	☒	Zyklusstatistik	
OB 153	☒	☒	66	110	Verzögerungsalarm	
	☒	☒				Funktions-Nr.
	☒	☒			1	Verzögerungszeit definieren und starten
	☒	☒			2	Verzögerungszeit stoppen
	☒	☒	70	80	3	aktuelle Restzeit lesen
OB 160 - 163	21 - 23 ¹⁾	11 - 14	1,1	☒	Zählschleifen	
OB 170	55 + n * 27,5 ¹⁾	34 + n * 15,8	60 + n * 13,3	☒	Bausteinstack (BSTACK) auslesen; n = Anzahl der BSTACK-Elemente	
OB 180	☒	16	1,0	76	Variabler Datenbausteinzugriff	
OB 181	40 - 53 ¹⁾	24 - 29	3,6	38	Datenbausteine (DB/DX) testen	
OB 182	☒	☒	171 + n * 0,65	170 + n * 1 ²⁾ 170 + n * 10,5 ³⁾	Datenbereich kopieren; ⁴⁾ n = Anzahl Datenwörter	

1) Der Baustein ist erst ab Ausgabe 09 vorhanden.

2) Bei Kopierrichtung dekrementierend

3) Bei Kopierrichtung inkrementierend

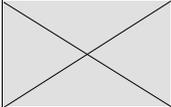
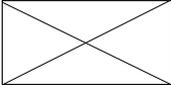
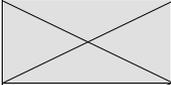
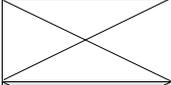
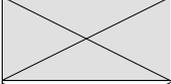
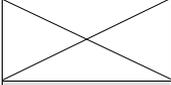
4) CPU 948: Die Kopierrichtung "Dekrementierend" ist Standard. Die Richtung "Inkrementierend" wird nur gewählt, wenn sich die Datenbereiche überlappen, wobei die Anfangsadresse des Quellbereichs kleiner als die Endadresse des Quellbereichs ist!

Liste der Organisationsbausteine

Organisationsbaustein	Ausführungszeit in μ s				Funktionsbeschreibung
	CPU 922	CPU 928	CPU 928B	CPU 948	
	☒ = Baustein ist auf der CPU nicht vorhanden				
Sonderfunktions-Organisationsbausteine (Fortsetzung)					
OB 190	¹⁾ $47 + n \cdot 0,75$ ²⁾ $48,5 + n \cdot 0,5$ ³⁾	$25 + n \cdot 0,5$ ²⁾ $25 + n \cdot 0,3$ ³⁾	$54 + n \cdot 0,5$ ²⁾ $55 + n \cdot 0,3$ ³⁾	☒	Merker byteweise in einen Datenbaustein übertragen; n = Anzahl Merkerbytes
OB 191	¹⁾ $47 + n \cdot 0,75$ ²⁾ $48 + n \cdot 0,5$ ³⁾	$25 + n \cdot 0,5$ ²⁾ $25 + n \cdot 0,3$ ³⁾	$54 + n \cdot 0,5$ ²⁾ $55 + n \cdot 0,3$ ³⁾	☒	Datenblock byteweise in den Merkerbereich übertragen; n = Anzahl Merkerbytes
OB 192	¹⁾ $46 + n \cdot 2,8$ ²⁾ $46 + n \cdot 2,55$ ³⁾	$25 + n \cdot 1,8$ ²⁾ $40 + n \cdot 0,57$ ³⁾	$51 + n \cdot 1,8$ ²⁾ $53 + n \cdot 0,57$ ³⁾	☒	Merker wortweise in einen Datenbaustein übertragen; n = Anzahl Merkerbytes
OB 193	¹⁾ $46 + n \cdot 2,8$ ²⁾ $46 + n \cdot 2,55$ ³⁾	$25 + n \cdot 1,8$ ²⁾ $40 + n \cdot 0,57$ ³⁾	$51 + n \cdot 1,8$ ²⁾ $53 + n \cdot 0,57$ ³⁾	☒	Datenblock wortweise in den Merkerbereich übertragen; n = Anzahl Merkerbytes
OB 200, 202 - 205	4)	4)	4)	4)	Mehrprozessorkommunikation im Mehrprozessorbetrieb
OB 216	31,8 - 42,5	28 - 35	58 - 65	☒	Zugriff auf Kacheln
OB 217	32,6 - 43,1	30 - 35	60 - 66	☒	Zugriff auf Kacheln
OB 218	26,3	21	54	☒	Zugriff auf Kacheln

- 1) Der Baustein ist erst ab Ausgabe 09 vorhanden.
- 2) Falls die Nummer des ersten Merkerbytes ungerade ist.
- 3) Falls die Nummer des ersten Merkerbytes gerade ist.
- 4) Siehe Programmieranleitung der jeweiligen CPU.

Liste der Organisationsbausteine

Organisationsbaustein	Ausführungszeit in μ s					Funktionsbeschreibung
	CPU 922	CPU 928	CPU 928B		CPU 948	
Sonderfunktions-Organisationsbausteine (Fortsetzung)						
OB 220	25	14	0,57			Den Inhalt des AKKU 1 von einer 16-bit-Festpunktzahl in eine 32-bit-Festpunktzahl konvertieren
OB 221	44,5	36	62			Neue Zykluszeitüberwachung einstellen und neu starten
OB 222	21,5	18	48		35	Zykluszeitüberwachung neu starten
OB 223	39	18	48		13	Anlaufarten der CPUs im Mehrprozessorbetrieb vergleichen
OB 224	23	11	41			Blocktransfer der Koppelmerker im Mehrprozessorbetrieb
OB 226	29	19	53			Den Inhalt einer Systemprogramm-Speicherzelle lesen
OB 227	31	14	48			Die Quersumme des Systemprogrammspeichers lesen
OB 228	34,5 ¹⁾	21	56			Die Statusinformation einer Programmbearbeitungsebene lesen
OB 230 - 237	2)	2)	2)		2)	Funktionen für Handierungsbausteine

1) Der Baustein ist erst ab Ausgabe 09 vorhanden.

2) Siehe Handbuch "SIMATIC S5 – Standardfunktionsbausteine Handierungsbausteine CPU 922, CPU 928, CPU 928B Automatisierungsgerät S5-135U, S5-155U"

Liste der Organisationsbausteine

Organisationsbaustein	Ausführungszeit in μs				Funktionsbeschreibung
	CPU 922	CPU 928	CPU 928B	CPU 948	
	☒ = Baustein ist auf der CPU nicht vorhanden				
Sonderfunktions-Organisationsbausteine (Fortsetzung)					
OB 240	120 - 805	$73 + n \cdot 12$	$105 + n \cdot 12$	☒	Schieberegister initialisieren; n = Zeigeranzahl
OB 241	42 - 110	$28 + n \cdot 12$	$60 + n \cdot 9$	☒	Schieberegister aufrufen; n = Zeigeranzahl
OB 242	12	17	46	☒	Schieberegister löschen
OB 250	158	114	144	☒	Regelung: PID-Algorithmus initialisieren
OB 251	< 730	425	455	☒	Regelung: PID-Algorithmus bearbeiten
OB 254	$85 + n \cdot 1$	$80 + n \cdot 0,2$	$112 + n \cdot 0,7$	1472-2869	Einen DX-Datenbaustein kopieren/duplizieren; n = Anzahl der zu übertragenden Datenwörter
OB 255	$85 + n \cdot 1$	$80 + n \cdot 0,2$	$112 + n \cdot 0,7$	1472-2869	Einen DB-Datenbaustein kopieren/duplizieren; n = Anzahl der zu übertragenden Datenwörter

Leerseite

Vorschläge und Anmerkungen

Vorschläge und Anmerkungen zur *Dokumentation*

Ihre Anmerkungen und Vorschläge helfen uns, die Qualität und Benutzbarkeit unserer Dokumentation zu verbessern. Bitte füllen Sie diesen Fragebogen bei der nächsten Gelegenheit aus und senden Sie ihn an Siemens zurück.

Tabellenheft-Titel: _____ _____
Bestell-Nr. des Tabellenheftes: _____ _____

Geben Sie bitte bei den folgenden Fragen Ihre persönliche Bewertung mit Werten von 1 = gut bis 5 = schlecht an.

- 1. Entspricht der Inhalt Ihren Anforderungen?
- 2. Sind die benötigten Informationen leicht zu finden?
- 3. Sind die Texte leicht verständlich?
- 4. Entspricht der Grad der technischen Einzelheiten Ihren Anforderungen?
- 5. Wie bewerten Sie die Qualität der Abbildungen und Tabellen?

Falls Sie auf konkrete Probleme gestoßen sind, erläutern Sie diese bitte in den folgenden Zeilen:

An
Siemens AG
AUT 1282
Östliche Rheinbrückenstr. 50
76181 Karlsruhe

Absender:

Ihr Name: _____

Ihre Funktion: _____

Ihre Firma: _____

Straße: _____

Ort: _____

Telefon: _____

Bitte kreuzen Sie Ihren zutreffenden Industriezweig an:

- Automobilindustrie
- Chemische Industrie
- Elektroindustrie
- Nahrungsmittel
- Leittechnik
- Maschinenbau
- Petrochemie
- Pharmazeutische Industrie
- Kunststoffverarbeitung
- Papierindustrie
- Textilindustrie
- Transportwesen
- Andere _____

